

Solution de l'examen Calculateur  
et Interface. Master 1 AS = AII.

(6) Exo: # L'utilité d'un microprocesseur est de exécuter  
un programme écrit en assembleur 8085 (les instructions)

(1) c'est un boîtier ayant 40 broches ou c'est un  
circuit intégré chaque broche a sa propre fonction  
il a deux volets | Volt Hard

\*: le but de la broche Vcc est de polariser  
tous les circuits intégrés à base de semi-conducteur  
(transistor). | Volt soft

\* bus d'adresse c'est un bus ayant 16 bits (20 bits)  
pour adresser l'environnement tout autour du µP  
8085 pour pouvoir échanger des informations:

- Mémoire (RAM, ROM, PROM).
- Les circuits programmables Parallels PPI & D/A
- Les " " " " Series.
- Les timers.

\* Bus de données: C'est un bus bidirectionnel de 8 bits  
par lequel transit l'information (données)

\* bus de contrôle: c'est un bus permettant contrôler  
le mode écriture ou lecture. mémoire in E/S.  
ayant essentiellement trois signaux  $\overline{RD}$ : lecture  
 $\overline{WR}$ : écriture

(1)  $I/O/\overline{M}$  selection de la destination de la commande pour  
lecture ou écriture mémoire si  $I/O/\overline{M} = 0$ , circuit  
pour l'organe E/S si  $I/O/\overline{M} = 1$ .

- Combinaison logique :

- à partir de trois signaux il est facile de se constituer les quatre signaux du bus :

$$\begin{aligned}
 \textcircled{1} \quad \overline{\text{MEM R}} &= \overline{\text{RD}} + \overline{\text{IO/M}} \\
 \overline{\text{MEM W}} &= \overline{\text{WR}} + \overline{\text{IO/M}} \\
 \overline{\text{I/O R}} &= \overline{\text{RD}} + \overline{\text{IO/M}} \\
 \overline{\text{I/O W}} &= \overline{\text{WR}} + \overline{\text{IO/M}}
 \end{aligned}$$

\* registre, c'est un registre qui nous indique que l'opération en cours a un résultat nul selon son registre de 2 bits chaque bit a une signification :

	S	Z	C
--	---	---	---

si C = 0 : (A) > M  
 si C = 1 : (A) < M  
 si Z = 1 : résultat est nul  
 si Z = 0 : résultat ≠ zero.

S = 0 : résultat > 0  
 S = 1 : u < 0.

Exeg: Interface NP / memoire ayant 32 Koctets à partir de boitiers de RAM de 4 Koctets.

$$4 \text{ Koctets} = 2^1 \cdot 2^{10} = 2^2 \cdot 2^{10} = 2^{12}$$

⇒ 12 bits (broches) du bus d'adresse

② pour sélectionner l'intérieur de la RAM.

Pour réaliser 32 Koctets il faut 8 boitiers de RAM de 4 Koctets car  $8 \times 4 \text{ Koctets} = 32 \text{ Koctets}$  et  $8 \times 4 \text{ K} = 32 \text{ K}$

pour sélectionner ou adresser les 8 boitiers il me faut un décodeur

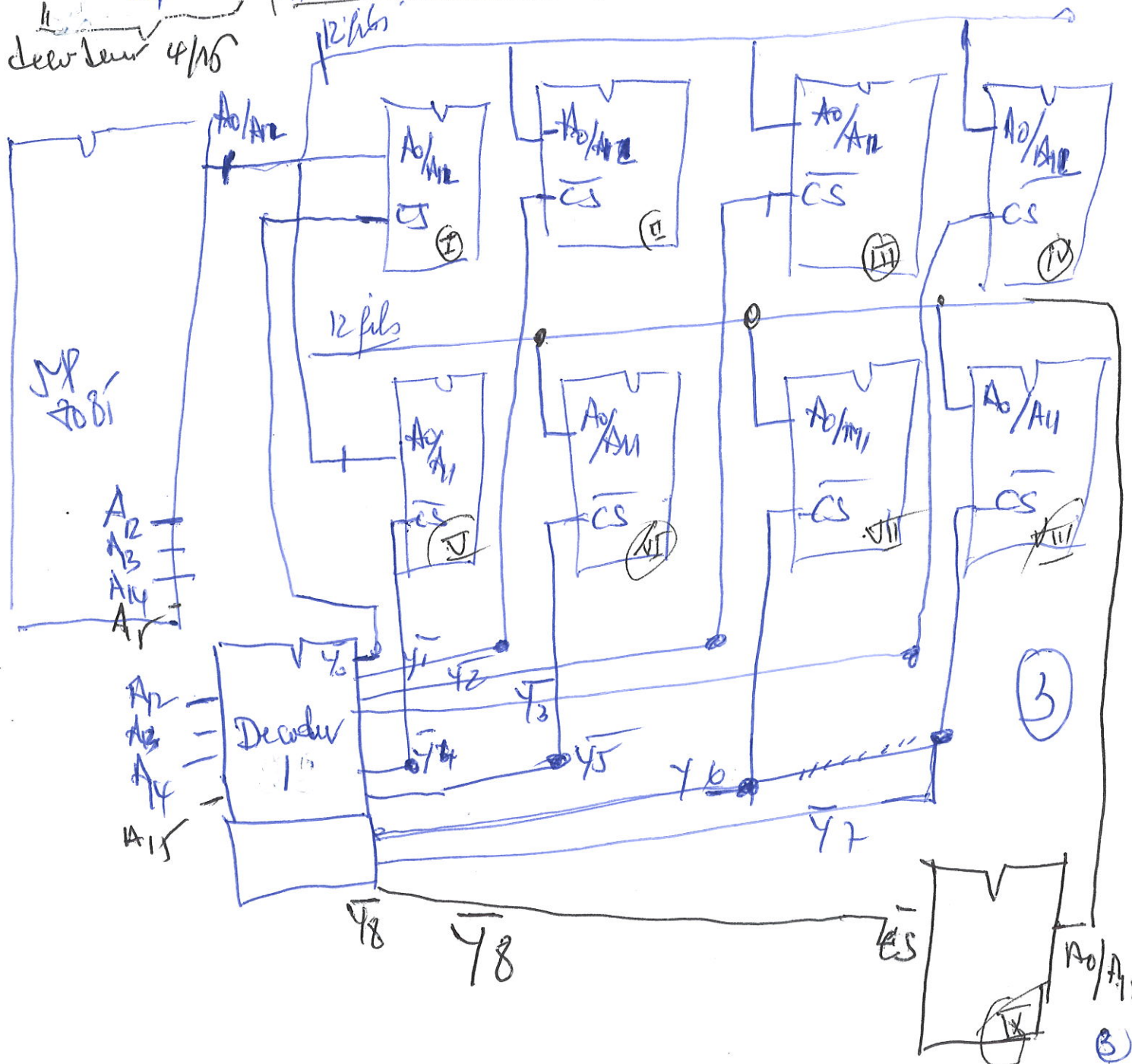
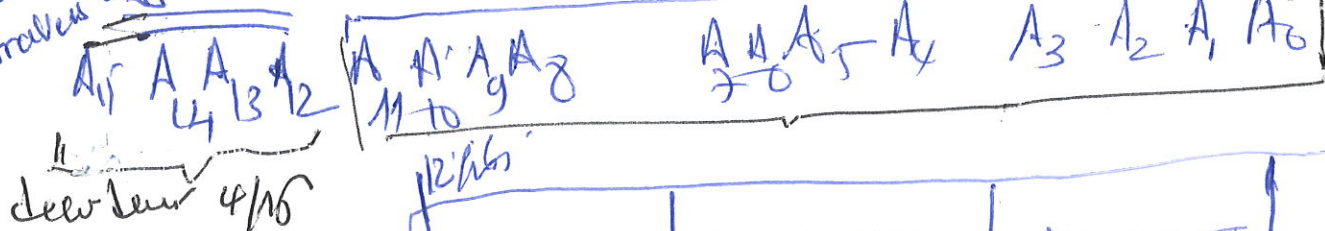


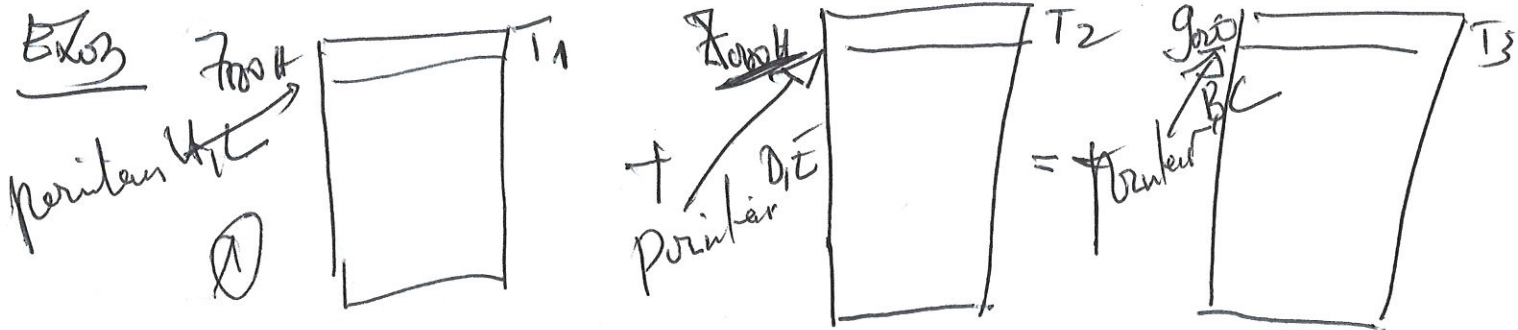


Il faut que les adresses soient successifs.



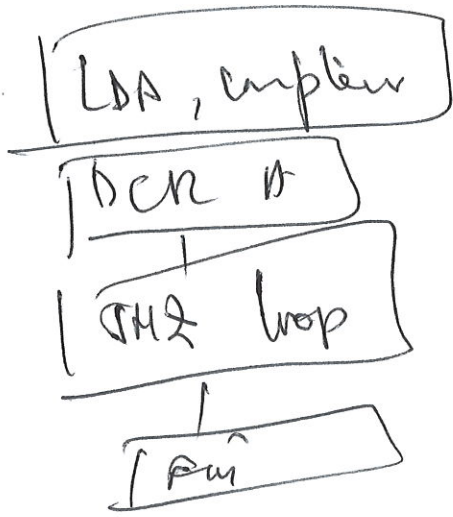
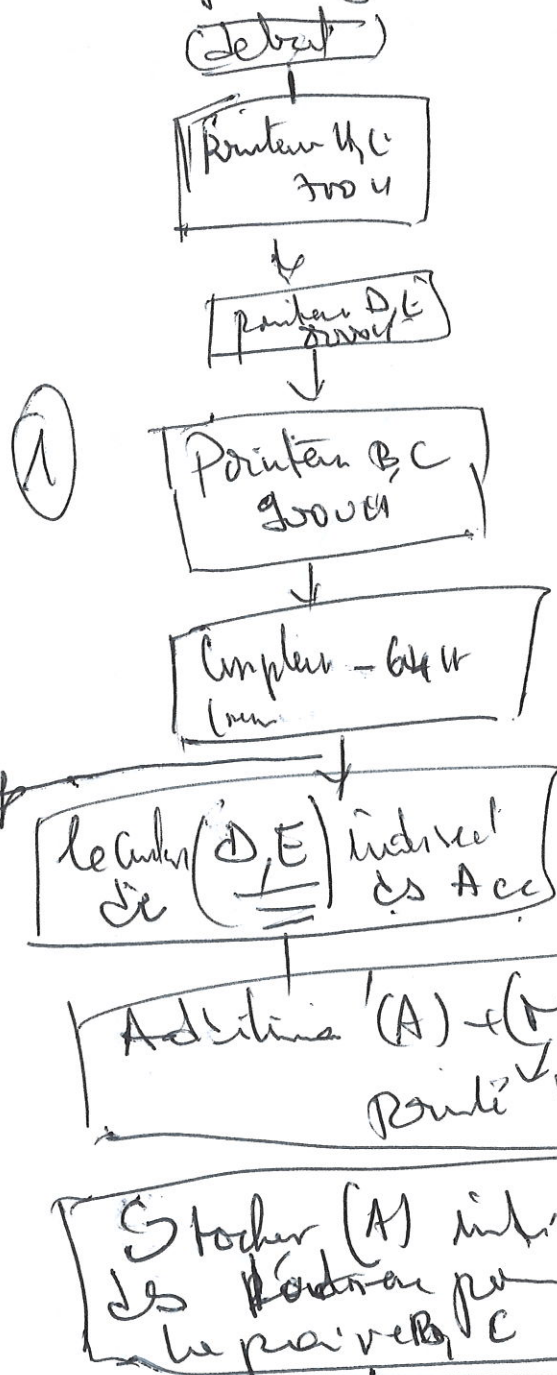
Selections interieur de chaque sortie de 4 bits





$B = 1 \pm 100$  compteur compte positif, - addition  
 est  $(100)_{10} \Leftrightarrow 96 + 4 \Rightarrow (64H) = \text{compteur}$

Organigramme.



programme.

```

LXI, H, 700H
LXI, D, 700H
LXI, B, 700H
LXI, A, 64H
loop - STA, compteur
      LDAX, D
      ADD, M
      STAX, B
      INX, H
      INX, B
      INX, D
      LDA, compteur
      DEC, A
      JNZ, loop
      RFI
  
```

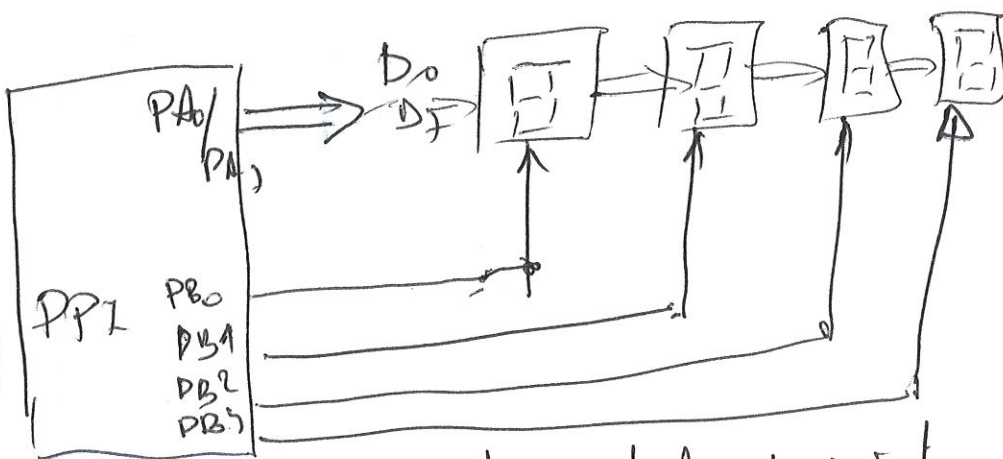
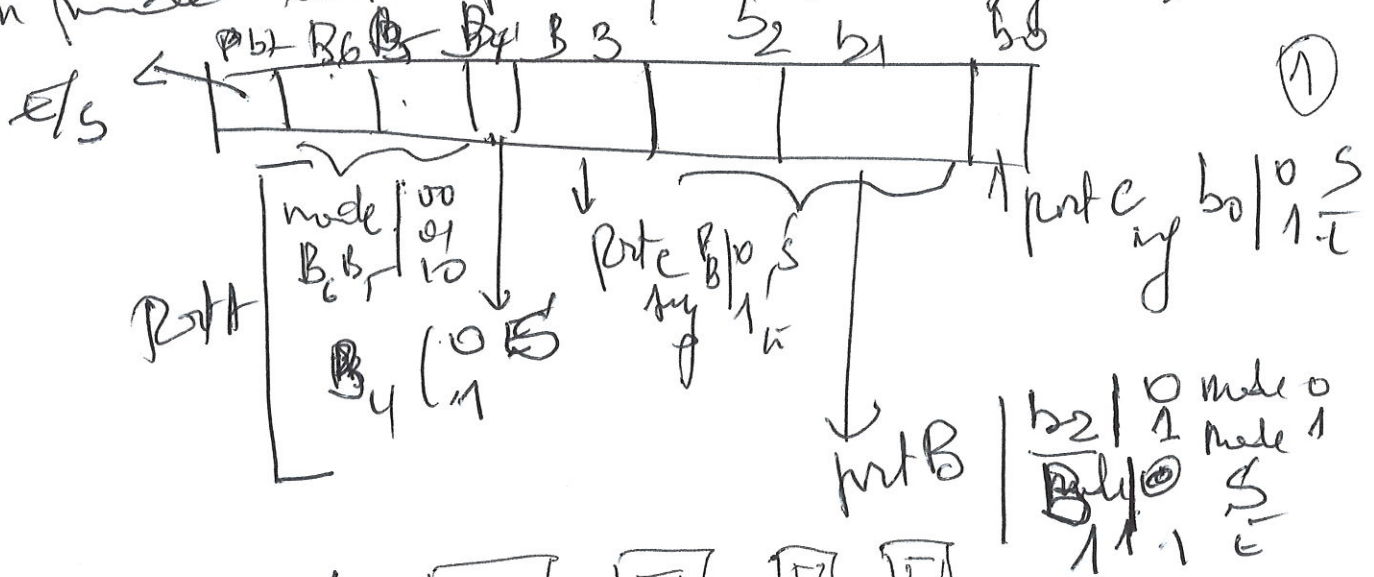
Incrémenter H,C / Decrementer D,E / Incrémenter B,C



Exo 4 et le rôle du PPI est d'interfacier les # périphériques au MP pour être un intermédiaire entre les périphériques et le MP.

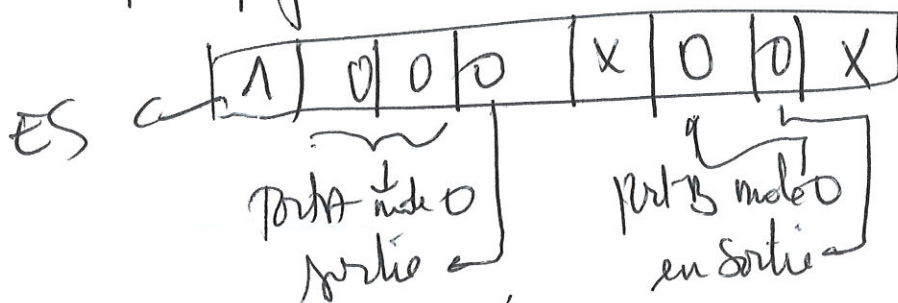
exemple:  $\boxed{\text{JUR}} \Rightarrow \boxed{\text{PPI}} \Leftrightarrow \boxed{\text{CAN}}$

- \* le rôle essentiel du registre de Commande est programmer les différents ports Port A, Port B, Port C en entrée ou en sortie en mode zero.
- \* peut encore programmer le port C en mode set/reset
- \* et peut encore programmer le port A, le port B en mode interruption selon la configuration de mode.



Port A sortie  
Port B sortie  
mode zero

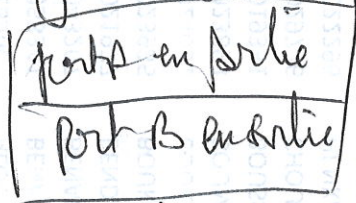
le # configuration est la suivante



mode de Commande  
00 11

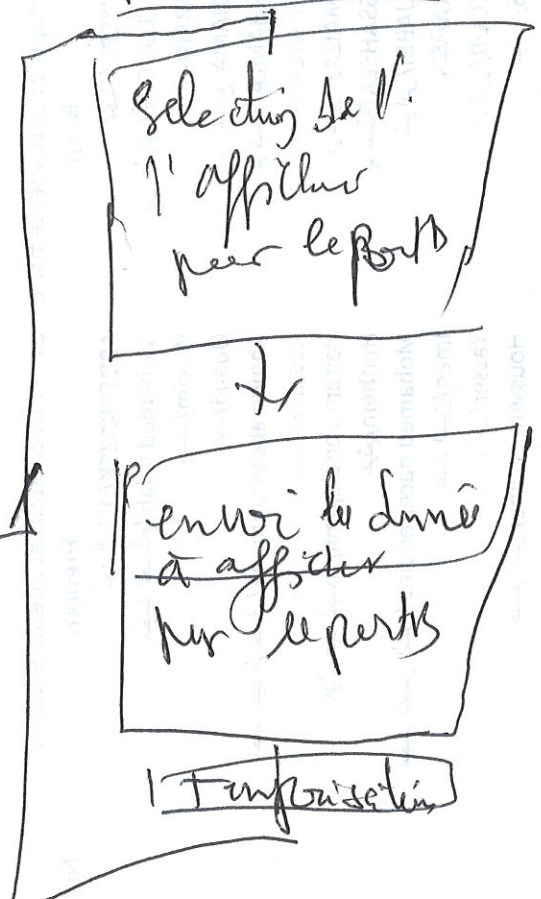
(5)

Organisation



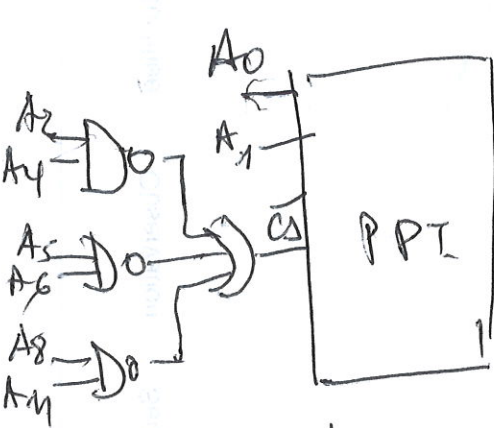
750h	D1
751h	D2
752h	D3
753h	D4

debut



adresse du PPI 974h

A <sub>15</sub>	A <sub>14</sub>	A <sub>13</sub>	A <sub>12</sub>	A <sub>11</sub>	A <sub>10</sub>	A <sub>9</sub>	A <sub>8</sub>	A <sub>7</sub>	A <sub>6</sub>	A <sub>5</sub>	A <sub>4</sub>	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>
1	0	0	1	0	1	1	1	0	1	0	0	0	0	0	0



Adresse des ports  
 port A = 974h  
 port B = 975h  
 port C = 976h  
 RC = 977h

adressage du PPI

TEMPO SP de la

```

LAX SP, #00h
MOV A, #0h
OUT RC, #977h
LAX H, #00h
MOV A, H
MOV B, #01h
OUT port B
OUT port A

```

```

CALL TEMPO
INX H
MOV A, H

```

```

MOV B, #02h
OUT port B
OUT port A
CALL TEMPO

```

```

INX H
MOV A, H
MOV B, #04h
OUT port B
OUT port A

```

```

CALL TEMPO
INX H
MOV A, H
MOV B, #08h
OUT port B
OUT port A
CALL de lais
JMP de lais

```

(6)