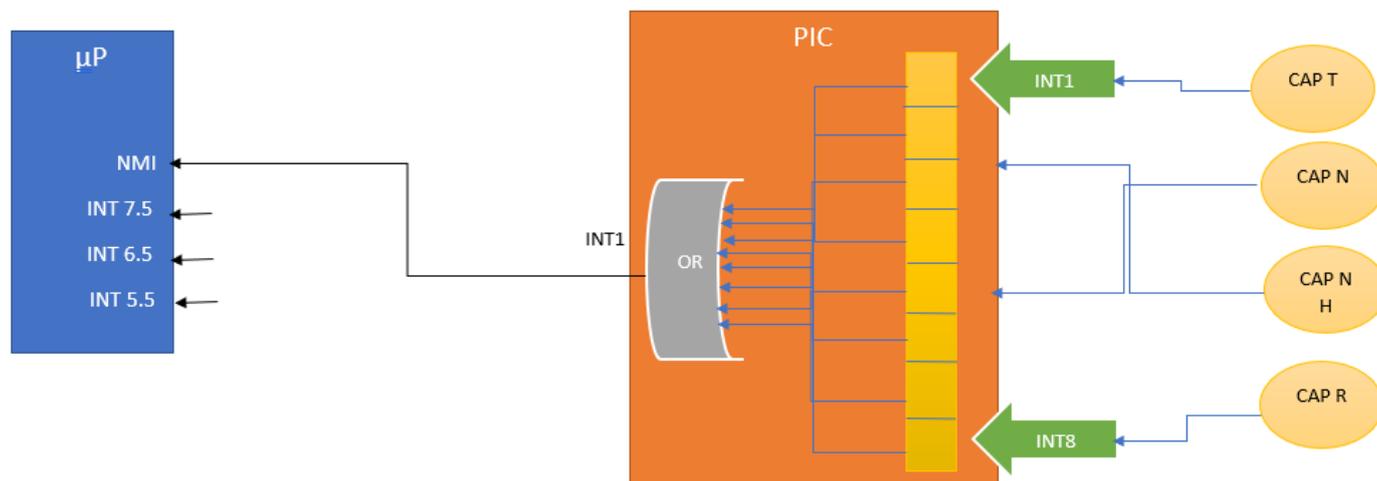


Chap : Les interruptions.

PIC-8259 (Programmable Interrupt Controller)

1. Synoptique :



2. Définition d'une interruption :

Dans un système à µP pour dialoguer avec ces périphériques, le µP a deux façons de communiquer avec ces derniers :

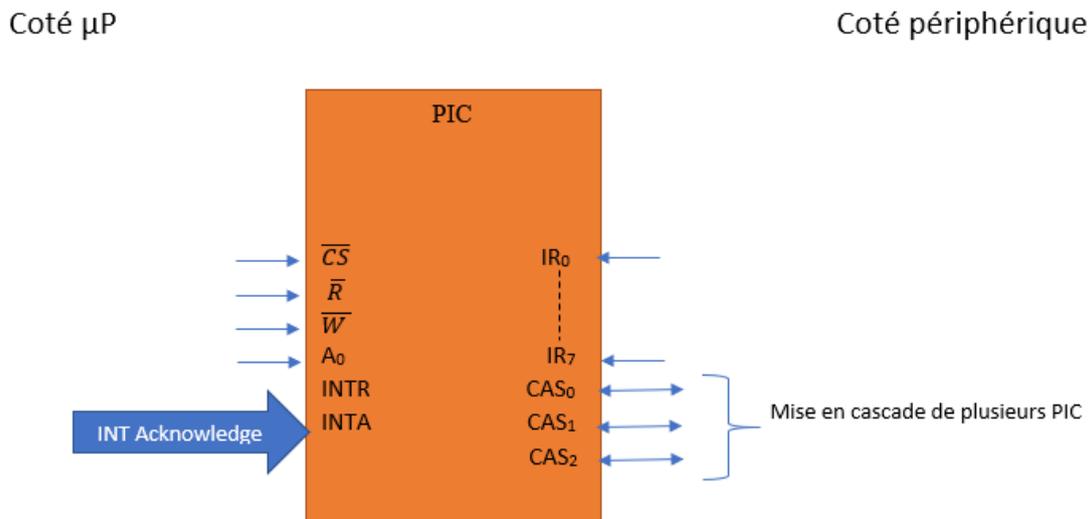
- Le mode scrutation periodique (polling) : en questionnant de façon continu le/les périphériques pour vérifier que les données peuvent être lues ou écrites cela permettra de limiter les taches qui pourraient être accomplies par le µP.
 - Le mode interruption : le périphérique (capteur) interrompt le µP en envoyant une demande d'interruption (IRQ : interruption request). En utilisant cette technique le µP peut passer la plupart de son temps à d'autres taches et n'exécute une lecture de données via le port E/S que lorsque la donnée est disponible.
- Le processeur reçoit les interruptions de 3 sources différentes :
 - Interruption processeur (interne) : c'est le processeur lui-même qui les génère en raison d'un défaut interne (exp : division par zéro, mémoire overflow).
 - Interruptions logicielles : à l'aide d'instruction « Int n » (exp : couramment utilisée dans le PC pour accéder au BIOS et fonction DOS)
 - Interruption matérielle (hardware) : produite par l'activation des lignes INR et NMI du µP.
 - A la suite d'une INT par un périphérique :
 - Le µP termine l'exécution de l'instruction en cours.

- Il range le contenu des principaux registres et l'adresse de la prochaine instruction dans la PILE (RE, Acc, IP)
- Il émet un accusé de réception de l'interruption (INT Acknowledge) indiquant un circuit E/S que la demande est acceptée.
- Il abandonne l'exécution du programme en cours et va exécuter un sous-programme de service de l'interruption (ISR : Interrupt Service Routine)
- Il termine l'exécution de l'ISR avec l'instruction IRET (retour d'interruption)
- Les registres sont récupérés à partir de la PILE et le μ P reprend l'exécution du programme qu'il avait abandonné.

3. Le rôle du PIC :

- Recevoir des demandes Internes des périphériques.
- Résoudre les priorités des interruptions.
- Générer le signal INTR pour le μP .
- Emettre le numéro d'interruption sur le bus de données.
 - Le PIC-8259 peut générer jusqu'à 8 interruptions matérielles. Il est programmé par le logiciel du système comme une périphérique E/S.
 - Les modes de parité peuvent être modifiés ou reconfigurés dynamiquement à tout moment pendant l'exécution de programme principales.

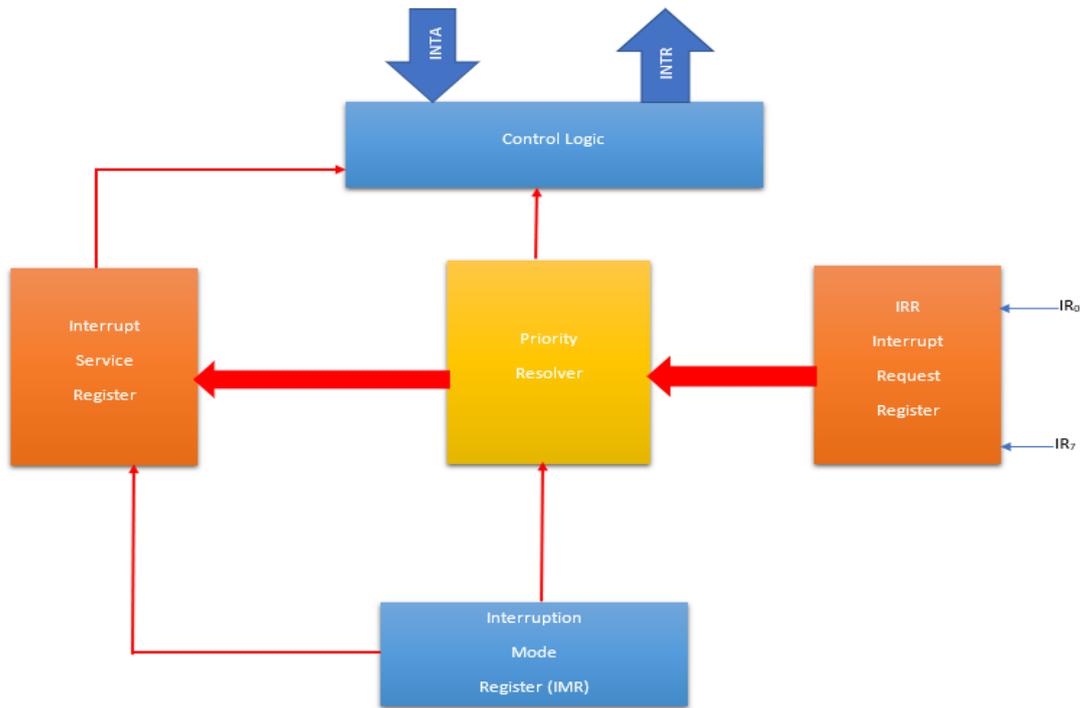
4. Structure externe :



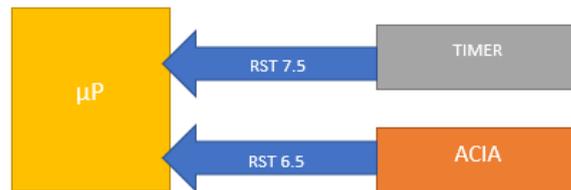
Coté périphérique :

- $IR_0 - IR_7$: 8 lignes d'entrée interruptions
- $CAS_0 - CAS_2$: des lignes permettant la mise en cascade de plusieurs PIC-8259.

5. Structure interne :



Exemple de gestion d'interruption dans le cas du μP 8085 sans le PIC :



- Le vecteur d'interruption pour le μP 8085 :

INT :	Adresse :
NMI	10
RST 7.5	14
RST 6.5	1C
RST 5.5	24

- Le mode programmé :

Adr	
0000	MVI A, 82
0002	OUT 53
0004	MVI A, AA
0006	OUT 50
0008	NOP
0009	NOP
000A	NOP
000C	MVI A,55
000E	OUT 50
0010	NOP
0011	NOP
0012	NOP
0013	NOP
0014	JMP 0004
0015	NOP
0016	RST1

- Le mode avec interruption :

Adr	
0000	JMP 1000
.	
.	
.	
0004	JMP 200
.	
.	
.	
001C	JMP 400
0200	DI (Desable Interruption)
	NOP
	NOP
	NOP
	EI (Activer les Int)
	RET