

TD 3 FPGA-VHDL

EX 1 :

Donner les descriptions VHDL d'un multiplexeur 2 :1

- 1) Description flot de données avec équations logiques
- 2) Affectation conditionnelle
- 3) Description comportementale

EX 2 :

Donner la description structurelle d'un multiplexeur 4 :1 réalisé avec des multiplexeurs 2 :1

EX 3 :

Donner la description structurelle d'un multiplexeur 4 :1 en utilisant l'instruction case .. when

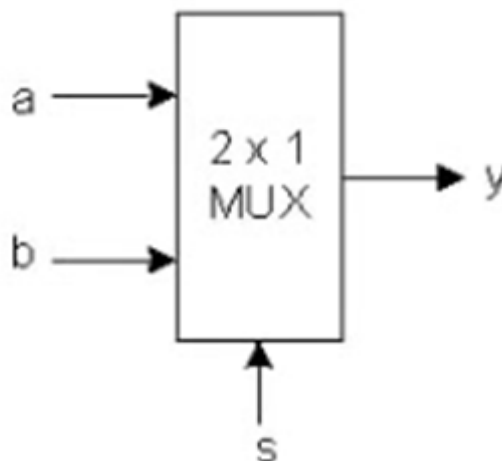


Schéma d'un multiplexeur 2 :1