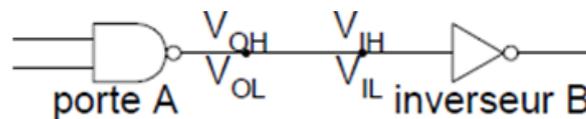


Les circuits intégrés logiques : TTL

I. Généralités, caractéristiques principales

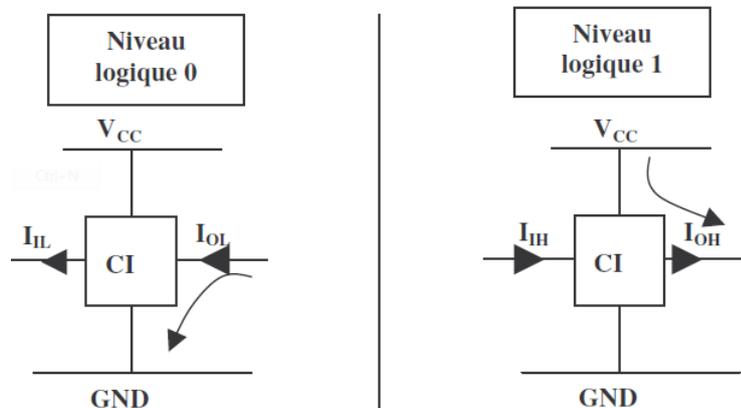
I.1 Caractéristiques électriques



- V_{OH} : Tension de sortie garantie à l'état haut (si les contraintes de courant débité sont respectées).
- V_{OL} : Tension de sortie garantie à l'état bas (si les contraintes de courant débité sont respectées).
- V_{IH} : Tension d'entrée pour que l'entrée soit garantie à l'état haut.
- V_{IL} : Tension d'entrée pour que l'entrée soit garantie à l'état bas.
- I_{OH} : Courant de sortie à l'état haut.
- I_{OL} : Courant de sortie à l'état bas.
- I_{IH} : Courant d'entrée à l'état haut.
- I_{IL} : Courant d'entrée à l'état bas.
- V_{CC} ou V_{DD} : Tension d'alimentation positive.
- Gnd ou V_{SS} : Masse ou 0 V.

Sens des courants

Le sens réels de circulation des courants dépend des niveaux logiques appliqués en entrées et en sorties :

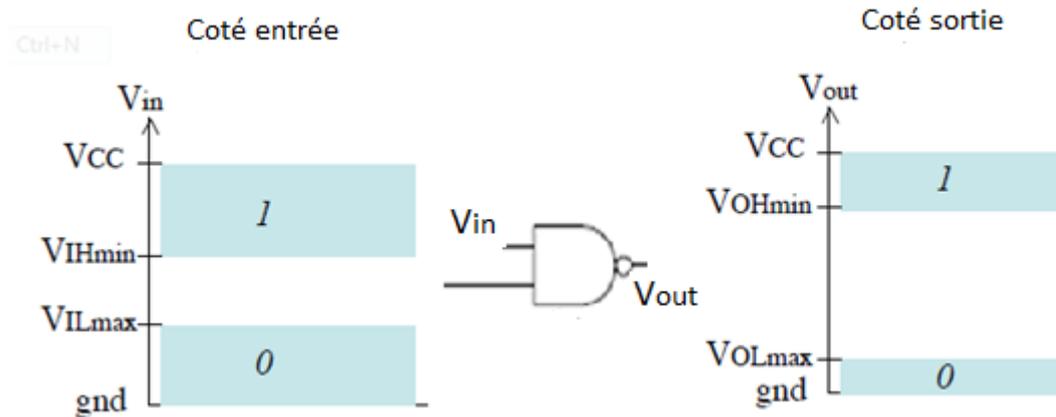
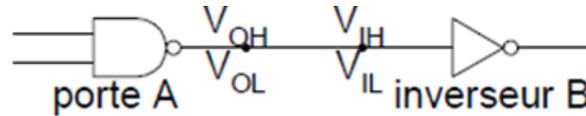


Si entrée '0' logique, alors I_{IL} sortant
 Si sortie '0' logique, alors I_{OL} entrant

Si entrée '1' logique, alors I_{IH} entrant
 Si sortie '1' logique, alors I_{OH} sortant

I.2 Gabarits de tensions

Chaque entrée de fonction logique **traduit** le niveau de tension reçu en un état logique X, et délivre en sortie une tension correspondant à un autre niveau logique (égale ou différent de X). En électronique numérique les niveaux de tension en entrée et en sortie n'existent que dans des intervalles bien définis. On appelle ces intervalles les gabarits de tension.



« 0 » logique: $\text{gnd} < V_{in} < V_{ILmax}$
 « 1 » logique: $V_{IHmin} < V_{in} < V_{CC}$

« 0 » logique: $\text{gnd} < V_{out} < V_{OLmax}$
 « 1 » logique: $V_{OHmin} < V_{out} < V_{CC}$

Lecture du gabarit :

Le constructeur garantit que :

Coté entrée :

- Pour imposer un '0' logique en entrée, la tension V_{in} doit être inférieure à V_{ILmax}
- Pour imposer un '1' logique en entrée, la tension V_{in} doit être supérieure à V_{IHmin}

Coté sortie :

- On a un '0' logique lorsque la tension en sortie est inférieure à V_{OLmax}
- On a un '1' logique lorsque la tension en sortie est supérieure à V_{OHmin}

Entre V_{ILmax} et V_{IHmin} rien n'est garanti, on doit donc éviter cette zone.

Si une fonction logique délivre en sortie une tension V_{out} telle que : $V_{OLmax} < V_{out} < V_{OHmin}$, on est donc en dehors du gabarit : cette fonction logique ne fonctionne pas correctement.

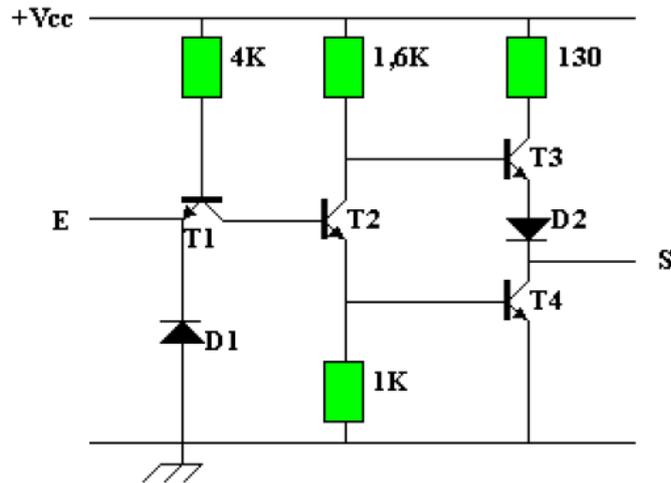
II. Les technologies de circuits logiques : TTL, CMOS

Les technologies les plus utilisées aujourd'hui sont la technologie TTL et la technologie CMOS.

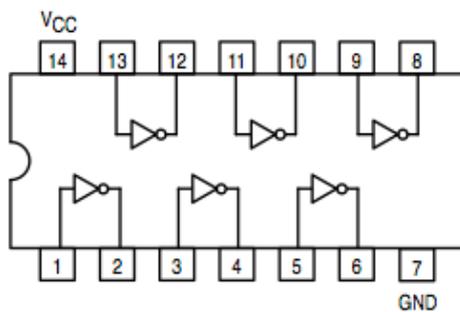
II.1 La technologie TTL (Transistor Transistor Logic)

1. Généralités

Ce sont des circuits intégrés très répandus. Leur technologie utilise des transistors bipolaires. La figure suivante représente le schéma interne d'une porte NOT



Le circuit intégré 7404 est un boîtier qui renferme 6 portes NOT :

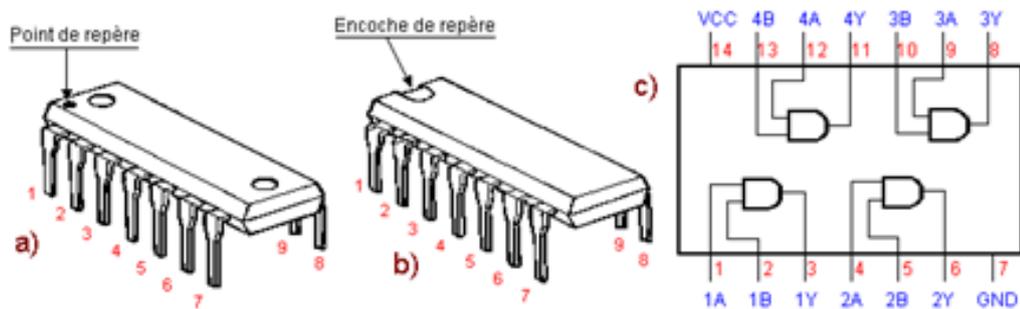


Circuit intégré 7404



Boîtiers de circuits intégrés DIL (Dual In Line)

Circuit intégré : repérage des broches



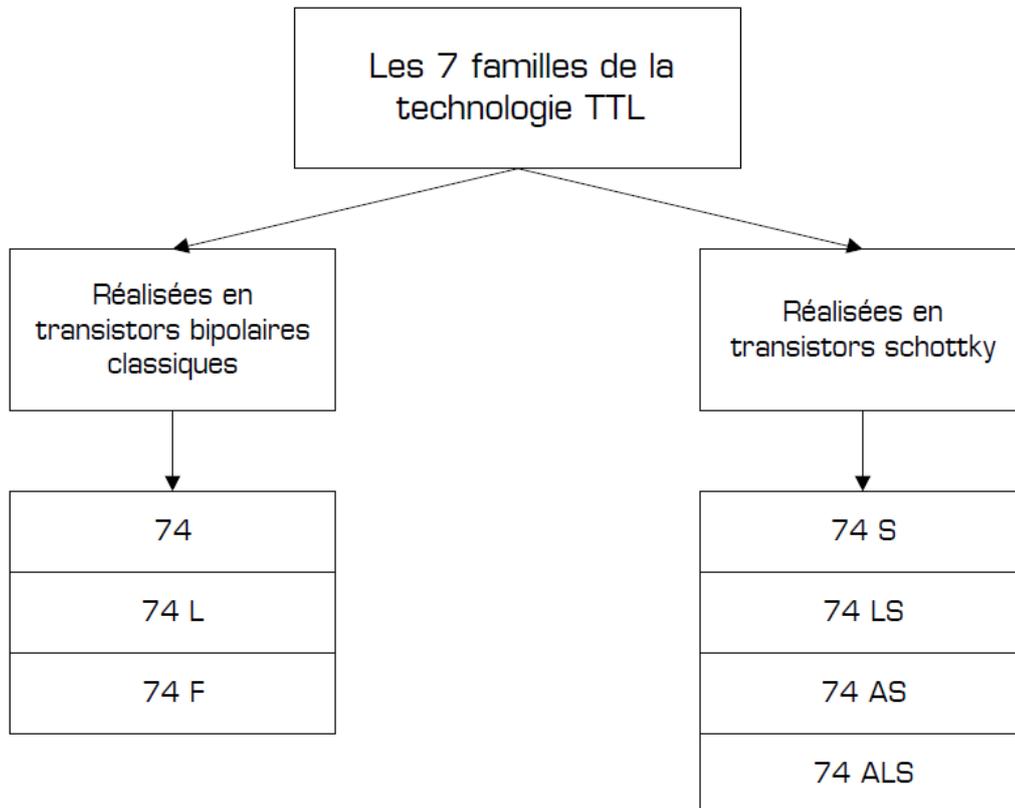
2. Les familles logiques TTL

La technologie TTL se décompose en 7 familles logiques :

- TTL standard 74xx
- TTL Low power 74Lxx (faible consommation)
- TTL Schottky 74Sxx (réalisé avec des transistors schottky)
- TTL Low power Schottky 74LSxx (schottky faible consommation)
- TTL Advanced Schottky 74ASxx (technologie schottky avancée)
- TTL Advanced Low power Schottky 74ALSxx
- TTL Fast 74Fxx (rapide)

Signification des lettres **L**, **S**, **F**, et **A** :

- **L** = Low power = faible consommation
- **S** = réalisée avec des transistors Schottky = rapidité
- **F** = Fast = rapide
- **A** = technologie Avancée



Remarque :

Les jonctions d'un transistor schottky sont réalisées à partir d'un semi-conducteur de type N ou P et d'un métal ; la conséquence est qu'un transistor schottky est bien plus rapide qu'un transistor bipolaire classique, du fait de la jonction Métal / Semi-conducteur.

Caractéristiques électriques des différentes familles TTL

-	N	L	H	S	AS	LS	ALS
Tension d'alimentation	5 v	5 v	5 v	5 v	5 v	5 v	5 v
Voh(min)	2,4 v	2,4 v	2,4 v	2,7 v	2,7 v	2,7 v	2,7 v
Vih(min)	2 v	2 v	2 v	2 v	2 v	2 v	2 v
Vol(max)	0,4 v	0,3 v	0,4 v	0,5 v	0,5 v	0,5 v	0,5 v
Vil(max)	0,8 v	0,8 v	0,8 v	0,8 v	0,8 v	0,8 v	0,8 v
Retard de propagation	10 ns	33 ns	6 ns	3 ns	1,5 ns	9,5 ns	4 ns
Consommation	10 mW	1 mW	22 mW	19 mW	20 mW	2 mW	1 mW
Entrance à l'état haut	40 μ A	10 μ A	50 μ A	50 μ A	200 μ A	20 μ A	20 μ A
Entrance à l'état bas	1,6 mA	180 μ A	2 mA	2 mA	2 mA	400 μ A	200 μ A
Sortance à l'état haut	400 μ A	200 μ A	500 μ A	1 mA	2 mA	400 μ A	400 μ A
Sortance à l'état bas	16 mA	3,6 mA	20 mA	20 mA	20 mA	8 mA	8 mA

Tension d'alimentation = $V_{CC} \pm 5\%$

Entrance à l'état haut = I_{IH}

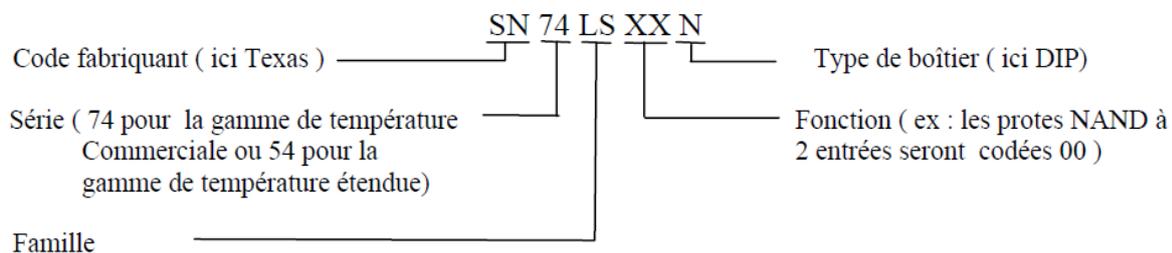
Entrance à l'état bas = I_{IL}

Retard de propagation = réponse de la porte

Sortance à l'état haut = I_{OH}

Sortance à l'état bas = I_{OL}

Marquage



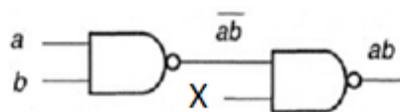
Remarque :

Les séries 74 existent en 2 gammes, dont la différence est la plage de fonctionnement en température :

- la gamme **industrielle** (**74xxx**) fonctionnant entre 0°C et $+70^{\circ}\text{C}$
- la gamme **militaire** (**54xxx**) fonctionnant entre -55°C et $+125^{\circ}\text{C}$

Entrées non utilisées :

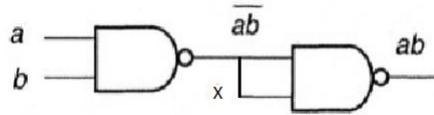
L'entrée d'une porte non connectée (en l'air) est vue par cette porte comme un état haut. On ne doit pas laisser une entrée en l'air, car elle devient sensible aux bruits. Il est impératif de la relier à V_{CC} à travers une résistance. On peut aussi la relier à une entrée utilisée ou à la masse, mais ceci augmente la consommation du circuit.



Entrée X en l'air

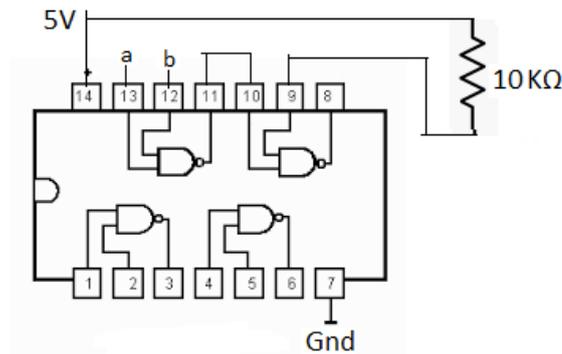
L'entrée X n'est pas utilisée, on a 2 solutions :

on pose $X=1$, **ou bien** on réalise le branchement comme suit :



$X=0$, donc à la masse : ne convient pas pour ce circuit.

La réalisation pratique donne pour la première solution le montage suivant :



Circuit intégré 74LS00

Découplage des alimentations

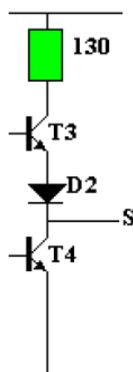
Lorsque la sortie d'un circuit TTL change d'état, le fonctionnement interne de la porte provoque un appel de courant instantané sur l'alimentation (T3 et T4 conduisent simultanément pendant un bref instant). Ces variations rapides peuvent occasionner des variations de tension importantes à cause des inductances parasites ($L di/dt$). On utilise pour atténuer ce phénomène, des condensateurs de 10 à 100 nF, branchés sur chaque circuit intégré, entre V_{cc} et la masse.

3. Type de sortie

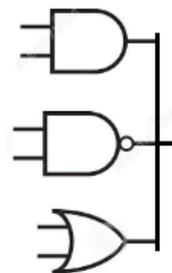
Sortie totem-pole

La plupart des fonctions logiques fabriquées avec la technologie TTL possèdent le même circuit de sortie. Ce circuit de sortie s'appelle **totem-pole**.

Le niveau logique de sortie sera soit 1 (V_{OH}) soit 0 (V_{OL}). Il est par conséquent strictement interdit de relier des sorties ensemble, au risque de provoquer un court-circuit.



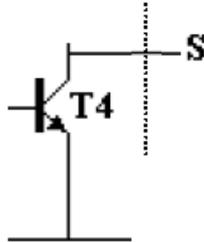
Sortie totem-pole



Sorties reliées : risque court-circuit

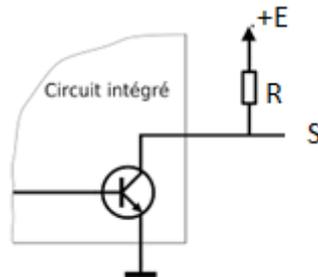
Sortie collecteur ouvert

Pour surmonter le problème précédent des sorties totem-pole qu'on ne doit pas relier ensemble, un autre type de sortie a été développé, c'est la sortie **collecteur ouvert** (open collector : OC). On l'appelle collecteur ouvert car le transistor en sortie de la porte n'a pas de charge au collecteur.



Sortie d'une porte OC

Pour pouvoir utiliser la sortie, il faudra faire appel à une résistance de tirage au +5V (pull up) : une charge extérieure.



L'alimentation +E peut être supérieure à 5V. La valeur de E supporté par le circuit est indiquée par ses caractéristiques électriques.

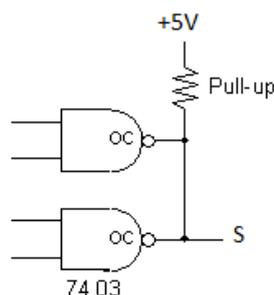
Etat bas : un courant fort I_{OL} entre dans la porte,

Etat haut : aucun courant ne circule, $S = +E$.

Cette structure présente de multiples avantages :

- ✓ courant de sortie plus important (qqc dizaines de mA),
- ✓ capacité de fournir une tension de sortie supérieure à la tension d'alimentation V_{CC}
- ✓ Commander une charge ayant une alimentation différente de celle du circuit (commande directe d'un relais),
- ✓ Relier plusieurs sorties ensemble (R de pull up obligatoire).

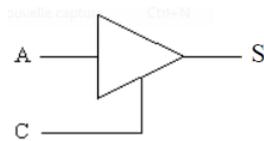
Symbole :  ou bien **OC**



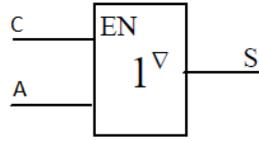
Exemple d'interconnexion de sortie

Sortie 3-etats ou haute impédance (HZ)

Le circuit de sortie HZ est identique au totem-pole, mais possède une commande qui permet de bloquer simultanément les deux transistors T3 et T4.



Porte « buffer » identité



Porte « buffer » identité : représentation européenne

A : entrée, S : sortie, C : commande

C=1 alors :

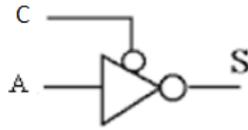
A=1 → S=1, un courant sort de la porte on l'appelle **I_{OH}**

A=0 → S=0, la porte est capable de recevoir un courant de l'extérieure, on l'appelle **I_{OL}**

C=0 alors A=X → S= (HZ), c'est l'état haute impédance, **aucun courant ne circule.**

X = 0 ou 1

Autre exemple de porte 3-états :

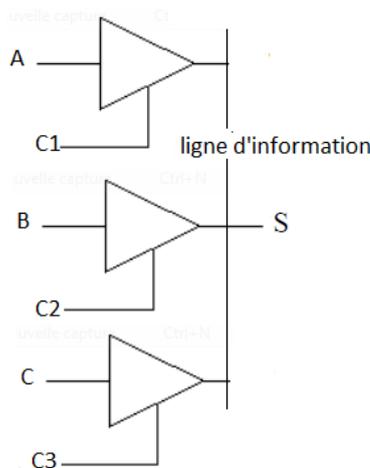


C=0 alors A=1 → S=0 : courant **I_{OL}**, A=0 → S=1 : courant **I_{OH}**

C=1 alors A=X → S= (HZ)

Dans l'état haute impédance aucun courant ne circule (entrant ou sortant) : on dit que la porte est déconnectée du reste du montage **du point de vue électrique.**

Il est possible de relier plusieurs sorties ensemble **à condition qu'une seule soit active à un instant donné.**



C1=1, A=S : C2=C3=0 : obligatoire

C2=1, B=S : C1=C3=0 : obligatoire

C3=1, C=S : C1=C2=0 : obligatoire

UNE SEULE PORTE DOIT ACCEDER A LA LIGNE D'INFORMATION