PIC 16f84

Jeux d'instruction réduit

35 instructions:

Les PICs sont conçus pour être programmés avec un nombre d'instructions réduit ce qui leur qualifie par une architecture RISC (Reduced Instruction Set Computer). Cette réduction permet de limiter la taille de leur codage et donc de la place mémoire et du temps d'exécution

f: Registre (spécial ou d'usage général)

d : Registre de destination (le résultat est stocké dans le registre de travail W ou le registre f)

W: Registre de travail (accumulateur), c'est un registre de 8 bits, il est impliqué pratiquement dans toutes les instructions. Il est utilisé avec UAL pour effectuer des opérations arithmétiques et logiques. Il est également associé aux opérations d'Entrées/Sorties, de transfert de données,.... Etc.

K : valeur littérale, 8 bites

Mnémonique , opérande	Description	bit du <u>registre</u> <u>STATUS</u> affecté	nombre de cycles
MOVLW k	k (8 bits) est chargé dans (W)	-	1
ADDLW k	Additionne k (8 bits) et (W) et place le résultat dans (W)	C, DC, Z	1
SUBLW k	Soustrait W de k (8 bits) et place le résultat dans (W) k - (W) -> (W)	C, DC, Z	1
ANDLW k	Réalise un ET logique entre k (8 bits) et (W), et place le résultat dans (W)	Z	1
IORLW k	Réalise un OU logique (inclusif) entre k (8 bits) et (W), et place le résultat dans (W)	Z	1
XORLW k	Réalise un OU exclusif entre k (8 bits) et (W), et place le résultat dans (W)	Z	1

Chargée de cours : Dr. K.Chaker Chargée de TD : Dr. N.Merabti License Automatique Module Mp/Mc

Mnémonique , opérande	Description	bit du registre STATUS affecté	nombre de cycles
MOVWF f	(W) est chargé dans (f)	-	1
MOVFf, d	(f) (8 bits) est chargé dans (destination)	Z	1
ADDWF f, d	Additionne le contenu du registre f (8 bits) et (W), et place le résultat dans (destination)	C, DC, Z	1
SUBWF f, d	Soustrait (W) de (f) (8 bits) et place le résultat dans (destination). (f) - (W) ->(destination)	C, DC, Z	1
ANDWFf, d	Réalise un ET logique entre (f) (8 bits) et (W), et place le résultat dans (destination)	z	1
IORWF f, d	Réalise un OU logique (inclusif) entre (f) (8 bits) et (W), et place le résultat dans (destination)	z	1
XORWF f, d	Réalise un OU exclusif entre (f) (8 bits) et (W), et place le résultat dans (destination)	Z	1

Mnémonique , opérande	Description	bit du registre STATUS affecté	nombre de cycles
BCFf, b	Mise à 0 du b ème bit du registre f	-	1
BSF f, b	Mise à 1 du b ème bit du registre f	-	1
BTFSCf,b	Si le b ème bit du registre f est égal à 0, alors l'instruction suivante est ignorée, et une instruction NOP est exécutée à la place (soit 2 cycles)	-	1 ou 2
BTFSSf,b	Si le b ème bit du registre f est égal à 1, alors l'instruction suivante est ignorée, et une instruction NOP est exécutée à la place (soit 2 cycles)		1 ou 2

Mnémonique , opérande	Description	bit du registre STATUS affecté	nombre de cycles
COMF f, d	Réalise le complément logique de (f) (8 bits), et place le résultat dans (destination)	z	1
DECF f, d	Décrémente (f) et place le résultat dans (destination). (f) - 1 -> (destination)	z	1
DECFSZ f, d	Décrémente (f) et place le résultat dans (destination). Si le résultat est 0, alors l'instruction suivante est ignorée, et une instruction NOP est exécutée à la place (soit 2 cycles)	-	1 ou 2
INCF f , d	Incrémente (f) et place le résultat dans (destination). $(f) + 1 \rightarrow (destination)$	z	1
INCFSZ f , d	Incrémente (f) et place le résultat dans (destination). Si le résultat est 0, alors l'instruction suivante est ignorée, et une instruction NOP est exécutée à la place (soit 2 cycles)	-	1 ou 2
CLRF f	Efface le contenu du registre (f). Remarque : le bit Z est donc mis à 1.	Z	1

Chargée de cours : Dr. K.Chaker Chargée de TD : Dr. N.Merabti License Automatique Module Mp/Mc

Mnémonique , opérande	Description	bit du registre STATUS affecté	nombre de cycles
CLRW	Efface le contenu de l'accumulateur (W). Remarque : le bit Z est donc mis à 1.	Z	1
RLFf, d	Réalise une rotation circulaire à gauche Le résultat est placé dans (destination).		1
RRFf, d	Réalise une rotation circulaire à droite : Le résultat est placé dans (destination).	c	1
SWAPF f, d	Les 4 bits de poids forts et les 4 bits de poids faibles de (f) sont échangés. Le résultat est placé dans (destination).	,	1
NOP	Cette instruction ne fait rien (durée 1 cycle).	-	1

Mnémonique , opérande	Description	bit du registre STATUS affecté	nombre de cycles
GOTO L	Branchement à l'adresse L	-	2
CALLL	Appelle un sous-programme (subroutine) si�ié à l'adresse L	-	2
RETURN	Retour de sous-programme	-	2
RETLW k	Retour de sous-programme, avec chargement de la valeur littérale k (8 bits) dans (W)	•	2
RETFIE	Retour de sous-programme d'interruption	-	2
CLRWDT	Efface le Watchdog	/TO, /PD	1
SLEEP	Place le microcontrôleur en mode sommeil	/TO, /PD	1