

Circuits séquentiels

BASCULES

I. LES BASCULES BISTABLES.

1.1. GENERALITES.

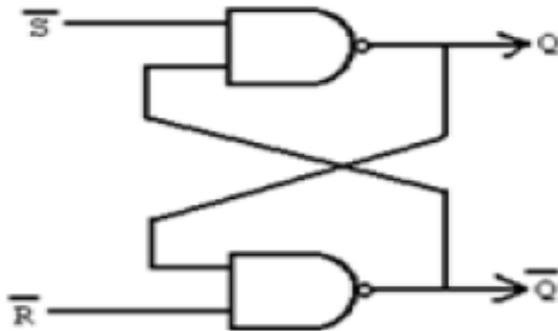
Ce sont des circuits dont les sorties possèdent deux états stables **1** ou **0**. Ils ont la propriété de conserver ces états stables après la disparition du ou des niveaux logiques qui ont leur donné naissance. Ces circuits sont considérés comme des éléments de **mémoire** capables d'emmagasiner et de fournir une unité d'information, c'est-à-dire un bit.

La bascule ou **«FLIP-FLOP»** est le type le plus simple de ces nouveaux circuits. Il existe deux types de **«FLIP-FLOP»**, les **«FLIP-FLOP asynchrones »** et les **«FLIP-FLOP synchrones »**.

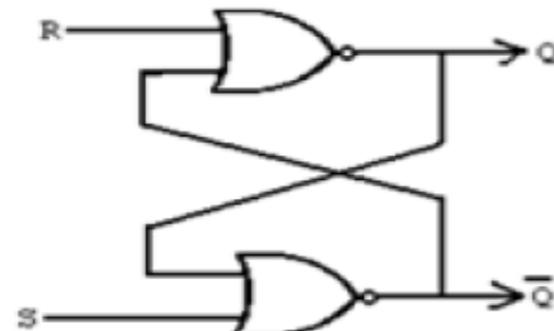
Dans cette théorie, nous examinerons la **bascule R-S** et ses dérivées, la **bascule J-K**, la **bascule D** et la bascule **T** commandées par une **horloge**.

1.3. BASCULE R-S ASYNCHRONE.

La structure la plus simple d'une bascule R-S est constituée de deux opérateurs «NAND» (ou NOR) retro-couplées comme le montre la fig.2.

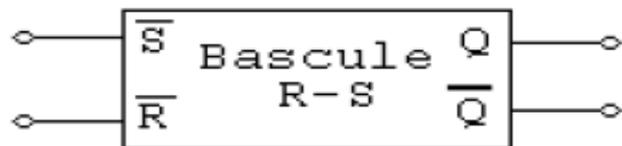


a) Bascule R-S réalisée à l'aide de portes NAND.

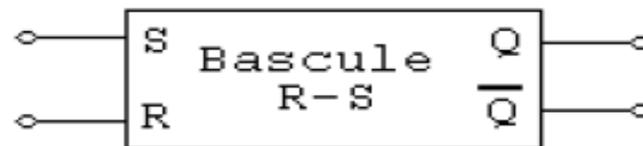


b) Bascule R-S réalisée à l'aide de portes NOR.

Les figures 2c et 2d représentent, respectivement, leur symbole.



c) Symbole de la bascule R-S (NAND).



d) Symbole de la Bascule R-S (NOR).

S	R	Q+
0	0	Q
0	1	0
1	0	1
1	1	\emptyset

Fig.7. Table de vérité réduite de R-S.

Transition	Q	Q+	S	R
S ₀	0	0	0	\emptyset
T ₁	0	1	1	0
T ₀	1	0	0	1
S ₁	1	1	\emptyset	0

Fig.8. Table des transitions de R-S.

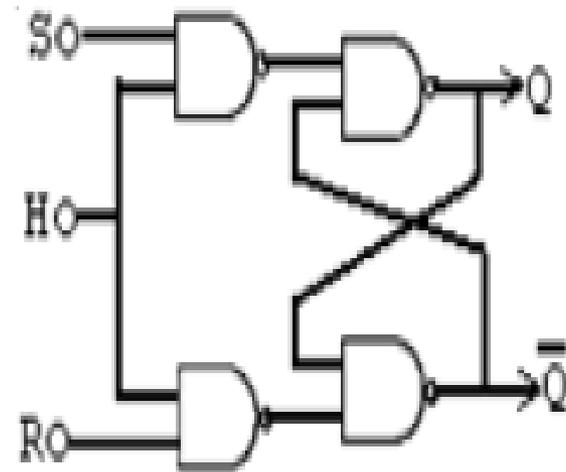
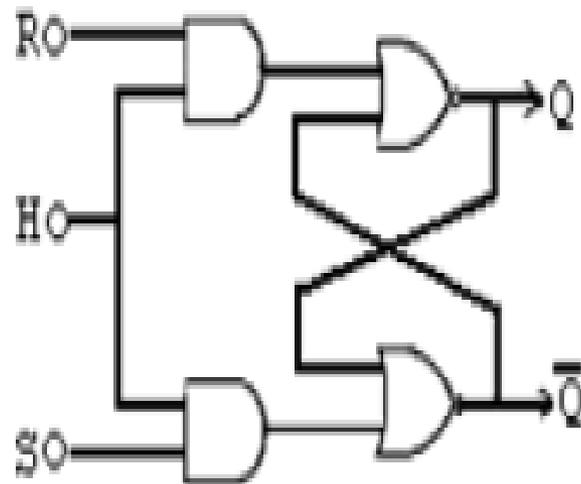
1.4 BASCULE R-S SYNCHRONE.

Dans une bascule R-S asynchrone, les ordres appliqués aux entrées R et S provoquent, immédiatement, le changement d'état correspondant. Par contre, dans une bascule R-S synchrone, l'exécution de l'ordre n'intervient qu'avec l'impulsion d'horloge.

Pour synchroniser

ce type de bascule, il suffit de valider les entrées R et S par une horloge (H) et, faire en sorte que lorsque $H=0$; les entrées n'ont aucun effet sur l'état de la bascule.

Bascule R-S synchrone



Portes de transfert

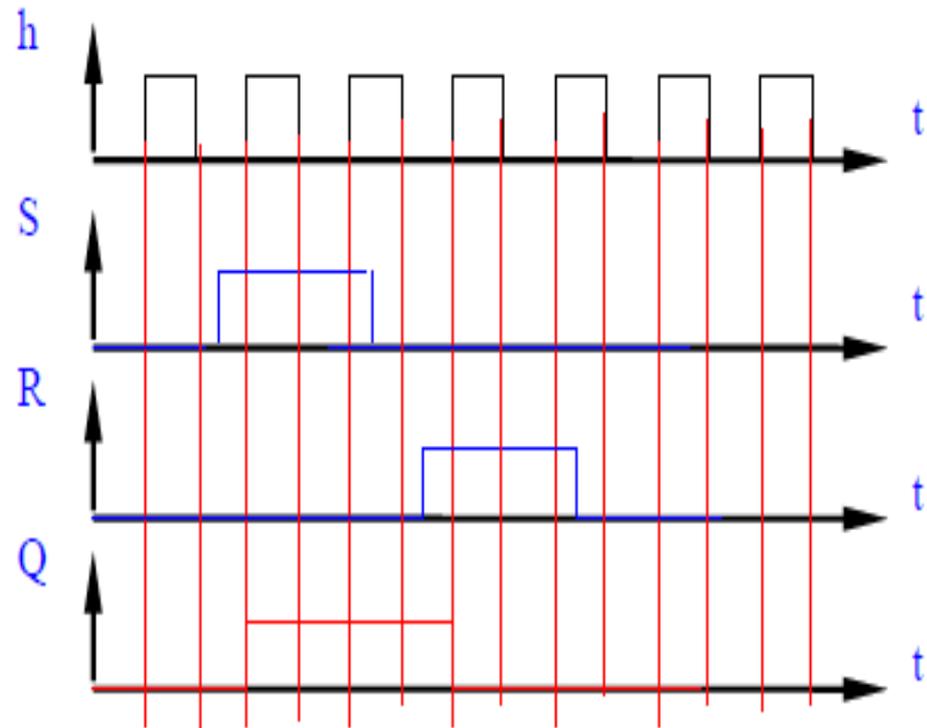
a) R-S réalisée à l'aide
De portes NOR

b) R-S réalisée à l'aide
De portes NAND.

la table de vérité et les chronogrammes de la bascule RSH.

H	R	S	Q_+	$\overline{Q_+}$
1	0	0	Q	\overline{Q}
1	0	1	1	0
1	1	0	0	1
1	1	1	x	x
0	x	x	Q	\overline{Q}

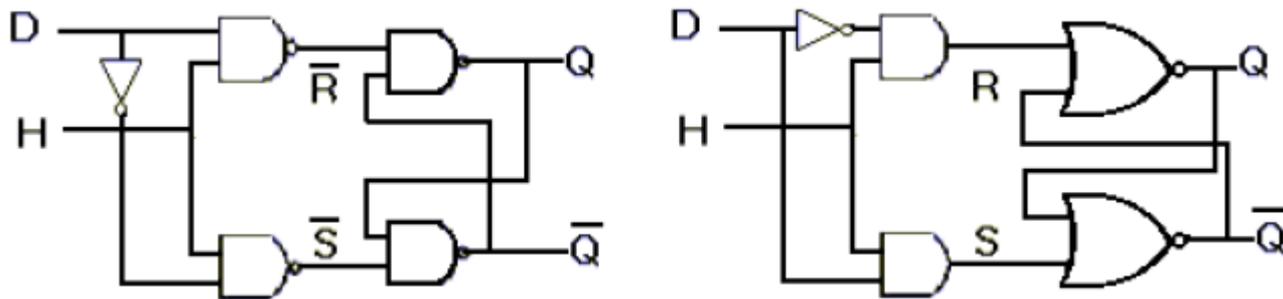
a) Table de vérité de RSH



b) Chronogrammes de RSH

1.5. BASCULE DE TYPE «D».

La bascule **D** est dérivée de la bascule **R.S.H.** Elle possède, quant à elle, une seule entrée «**D**» pour positionner les sorties. Pour cela on place un inverseur entre l'entrée **S** et l'entrée **R** de la bascule **R.S.H.** L'entrée **S** devient l'entrée **D** de la bascule



Bascule de type « D ».

En résumé : à chaque impulsion de H, la sortie de la bascule Q «recopie» l'état appliqué à l'entrée, notée D, suivant la table de vérité

D	H	Q_+	\bar{Q}_+
1	0	Q	\bar{Q}
1	1	1	0
0	0	Q	\bar{Q}
0	1	0	1

Table de Vérité.

Transition	Q	Q_+	D
S0	0	0	0
T1	0	1	1
T0	1	0	0
S1	1	1	1

Table des transitions.

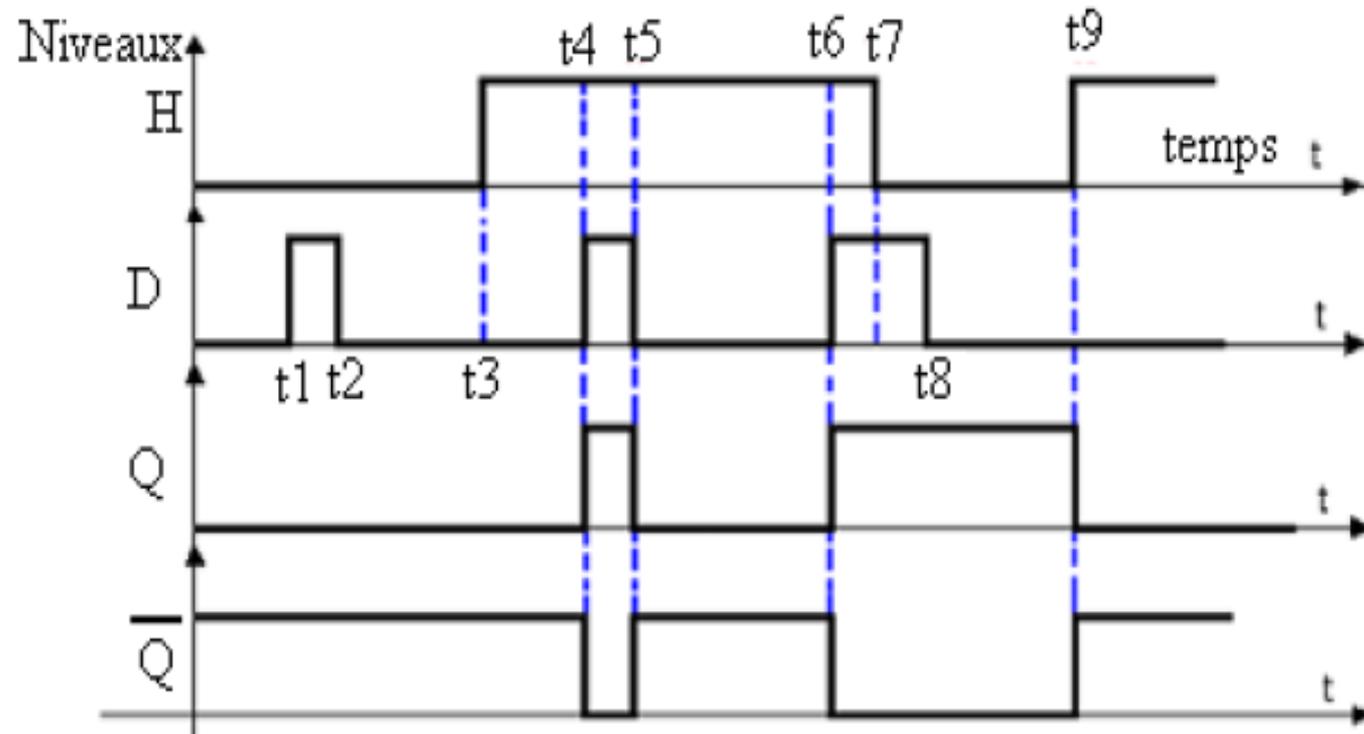
BASCULE «D LATCH» ET BASCULE «D NORMALE».

La bascule "D" existe sous deux versions:

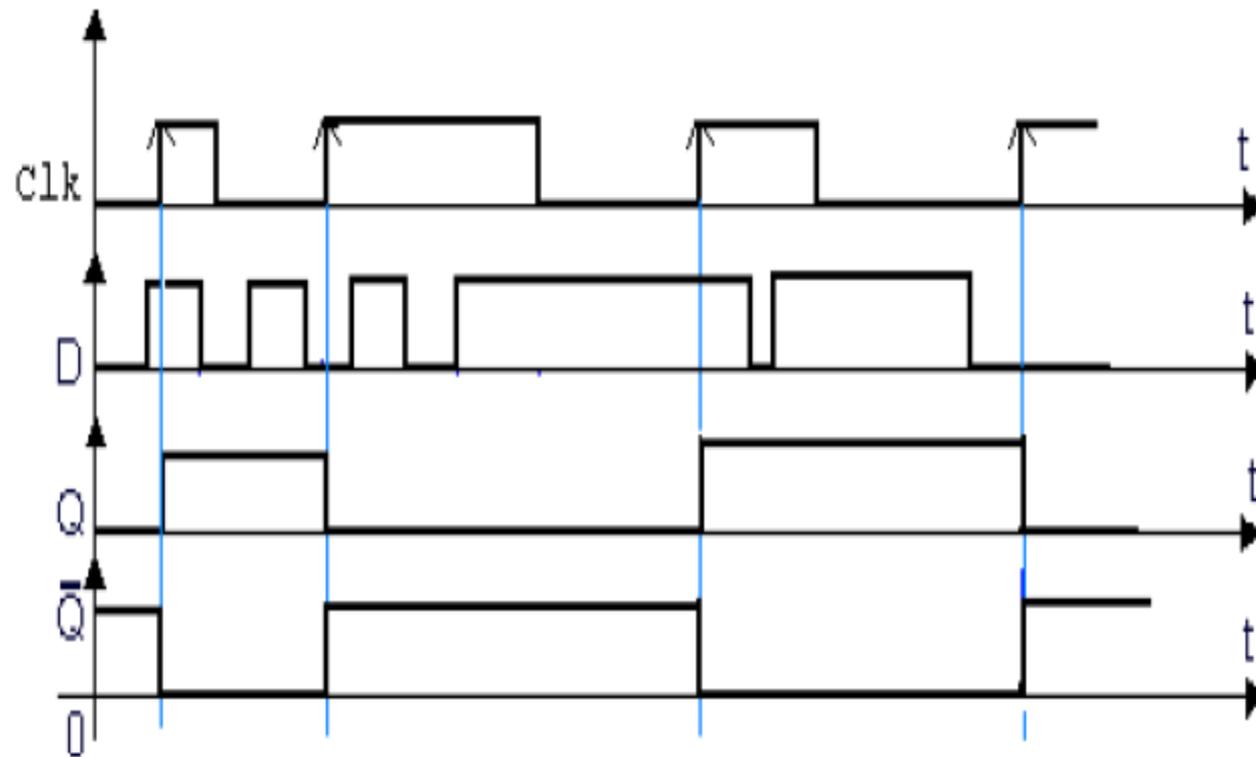
*La "D" à verrouillage (ou bistable **LATCH**, qui commute sur le front arrière de l'impulsion d'horloge, voit sa sortie suivre les changements d'état de son entrée tant que l'horloge est au niveau HAUT. L'horloge revenant au niveau BAS, elle verrouille la sortie sur le dernier état apparaissant sur "D". Le circuit **SN 7475** en est un exemple de ce type de bascule.

*La **D normale** (en l'occurrence la **SN 7474 N**): qui commute sur le front montant de l'impulsion d'horloge, après quoi, l'horloge étant haute ou retournant à zéro, l'état de l'entrée **D** peut changer sans influencer sur la sortie **Q**.

CHRONOGRAMME D'UNE BASCULE D LATCH.



Chronogrammes de la bascule D normale.

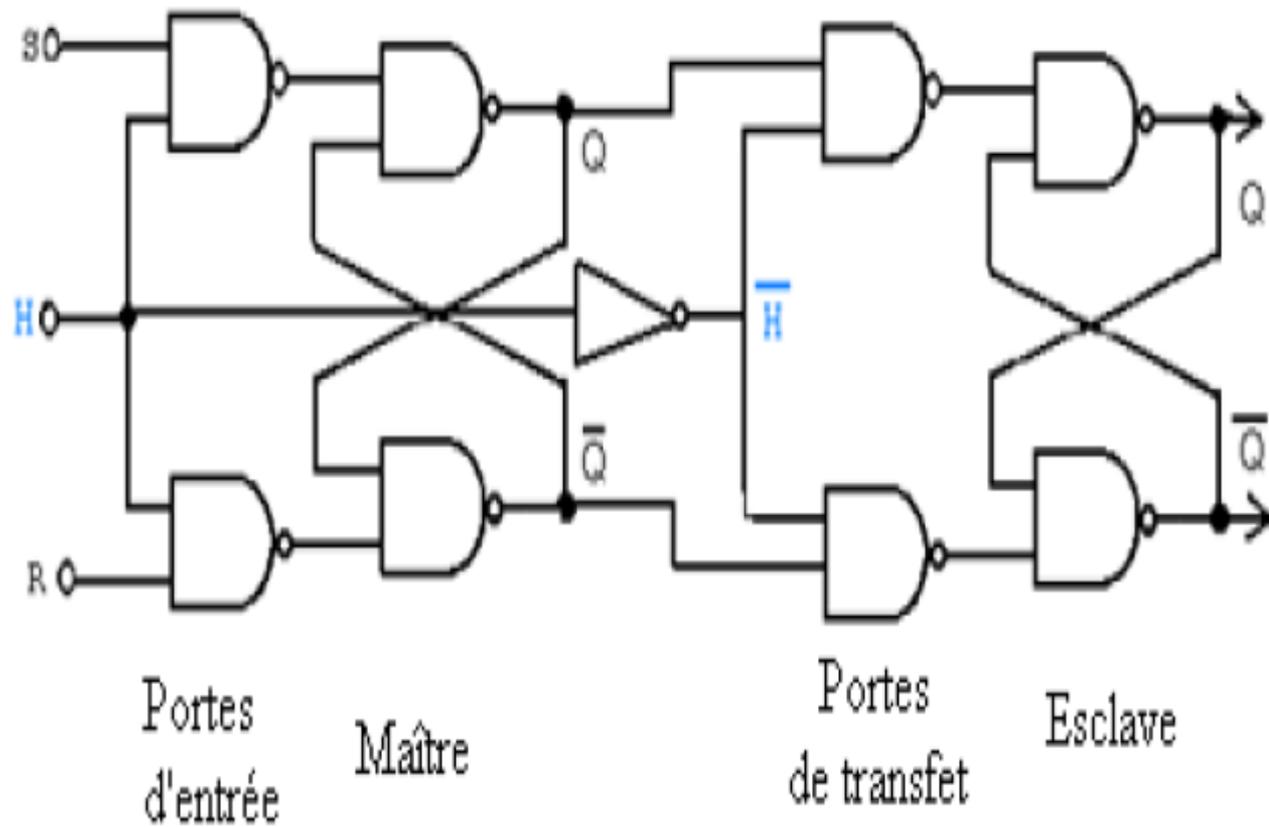


BASCULES SYNCHRONES .

Les bascules synchrones sont conçues à partir de bascules asynchrones que l'on associe dans la configuration dite « **MAÎTRE ESCLAVE** ». La première des bascules synchrones est la bascule « **MAÎTRE** », la seconde « **l'ESCLAVE** ».

BASCULE R-S MAITRE-ESCLAVE (MASTER-SLAVE) .

Si nous connectons deux bascules **RSH** en cascade, en envoyant sur la deuxième bascule le signal d'horloge complémenté (**H**), on obtient une bascule **RSH** dite «**Maître-Esclave**». La première bascule est le «**Maître**» la seconde l'«**Esclave**».



Bascule RSH Maître-Esclave synchrone.

Fonctionnement: La première bascule (Maître) stocke l'information en fonction de l'état de ses portes d'entrées et la seconde (l'Esclave), sous l'influence du même signal d'horloge appliqué aux portes de transfert, reçoit l'information stockée par le Maître.

Lorsque **H=0**: Le maître est isolé (fermé), l'esclave recopie les valeurs inscrites sur les sorties du maître (esclave ouvert).

Lorsque **H** passe de «**0**» à «**1**»: Le maître est ouvert et l'esclave fermé. L'information, à l'entrée du maître est transmise à ses sorties et ne peut accéder à l'esclave du fait que les portes de transfert sont fermées (**H=1; H=0**).

Lorsque **H** passe de «**1**» à «**0**»: Le maître est fermé et l'esclave ouvert. L'information stockée par le maître est transférée à l'esclave.

Il faut noter que, pendant le passage de 0 à 1 de H, l'esclave doit se fermer avant que le maître ne s'ouvre, sinon il y aura glissement des informations. De la même façon lorsque H passe de 1 à 0 ; le maître doit se fermer avant que l'esclave ne s'ouvre. Toutes ces considérations sont résumées sur la fig.21.

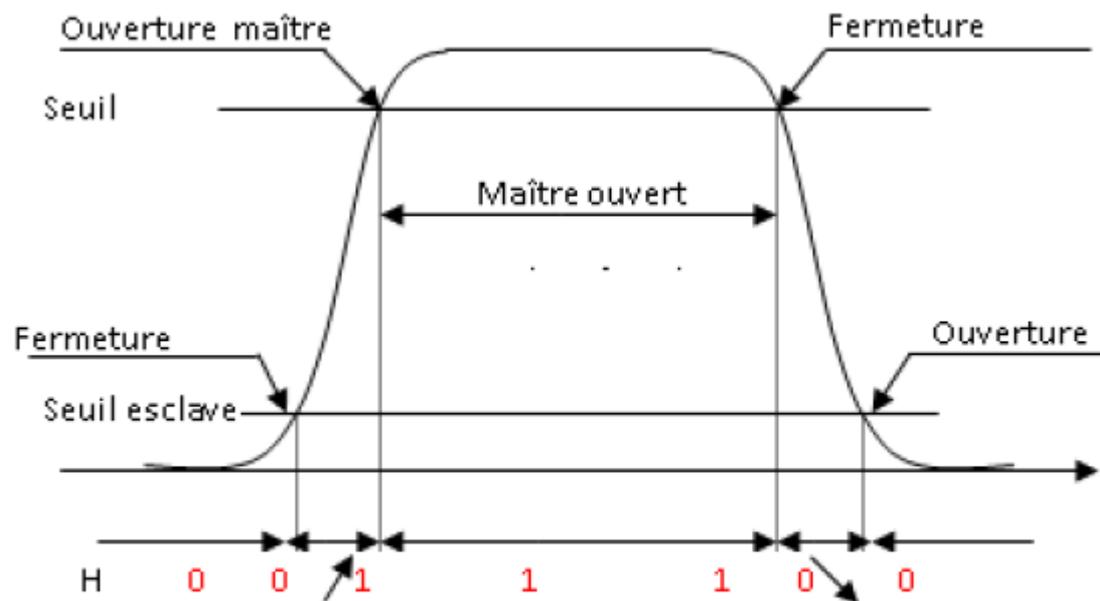


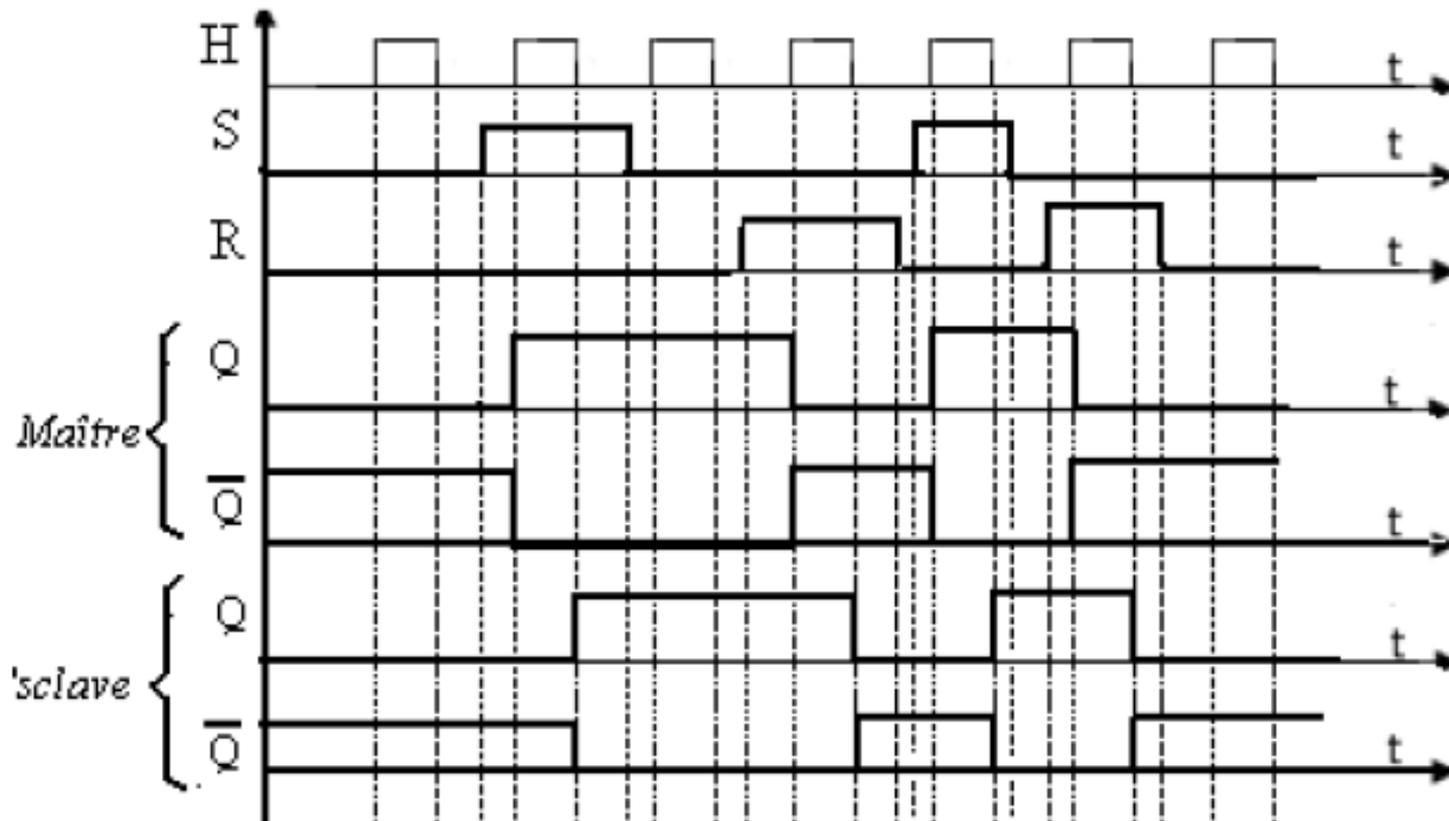
Fig.21.

Pendant la transition $0 \rightarrow 1$ de H, l'esclave se ferme en premier et le maître s'ouvre en second.

Pendant la transition $1 \rightarrow 0$ de H, le maître se ferme en premier et l'esclave s'ouvre en second. Le tableau de la fig.22 résume les différents états du maître et de l'esclave.

ETAT DE H	ETAT DU MAITRE	ETAT DE L'ESCLAVE
0	<i>Fermé (bloqué)</i>	<i>Ouvert (passant)</i>
$0 \rightarrow 1$	<i>Fermé (bloqué)</i>	<i>Fermé (bloqué)</i>
1	<i>Ouvert (passant)</i>	<i>Fermé (bloqué)</i>
$1 \rightarrow 0$	<i>Fermé (bloqué)</i>	<i>Fermé (bloqué)</i>
0	<i>Fermé (bloqué)</i>	<i>Ouvert (passant)</i>

Fig.22.

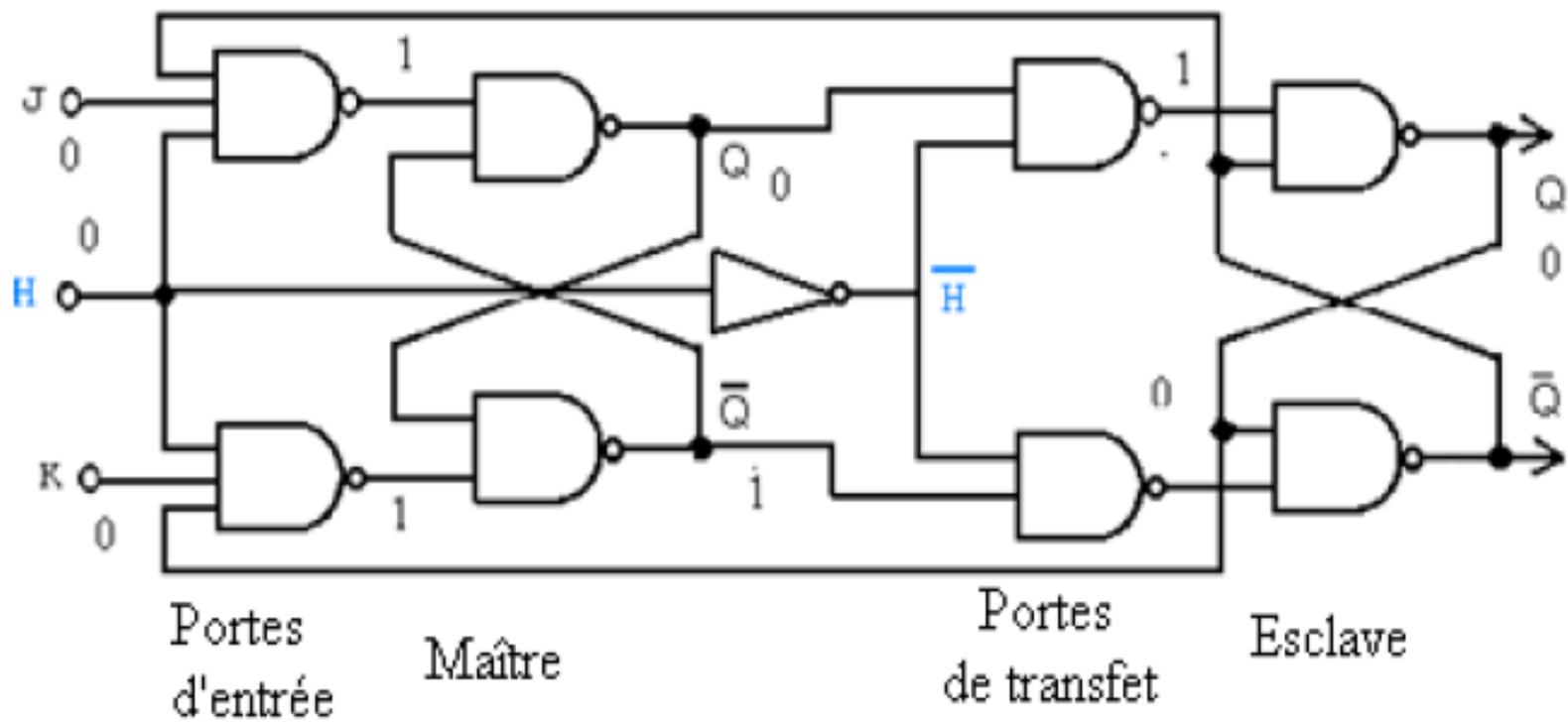


Exemple de chronogrammes
de la bascule RSH

BASCULE J-K SYNCHRONE MAITRE-ESCLAVE.

La bascule RSH précédente comporte une combinaison interdite à l'entrée car elle mène à une situation indéterminée à la sortie. Pour lever cette interdiction il suffit de relier, d'une part, la sortie Q à l'opérateur NAND qui reçoit S et H , d'autre part la sortie Q à l'opérateur NAND qui reçoit R et H . Il est facile de vérifier que le circuit obtenu, en rebaptisant les entrées R et S par J et K respectivement, admet la combinaison: $J = K = 1$.

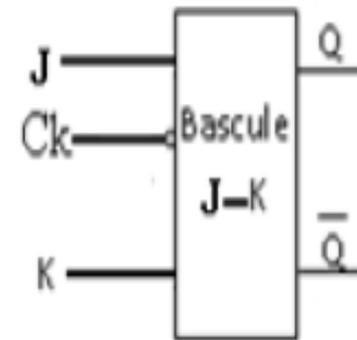
Le schéma logique (ou logigramme) de cette mémoire, appelée «Bascule J-K»



Basculés J-K Maître-Esclave synchrone.

K	J	Q_+	\overline{Q}_+
0	0	Q	\overline{Q}
0	1	1	0
1	0	0	1
1	1	\overline{Q}	Q

Transition	Q_+	\overline{Q}_+	K	J
S0	0	0	\emptyset	0
T1	0	1	\emptyset	1
T0	1	0	1	\emptyset
S1	1	1	0	\emptyset

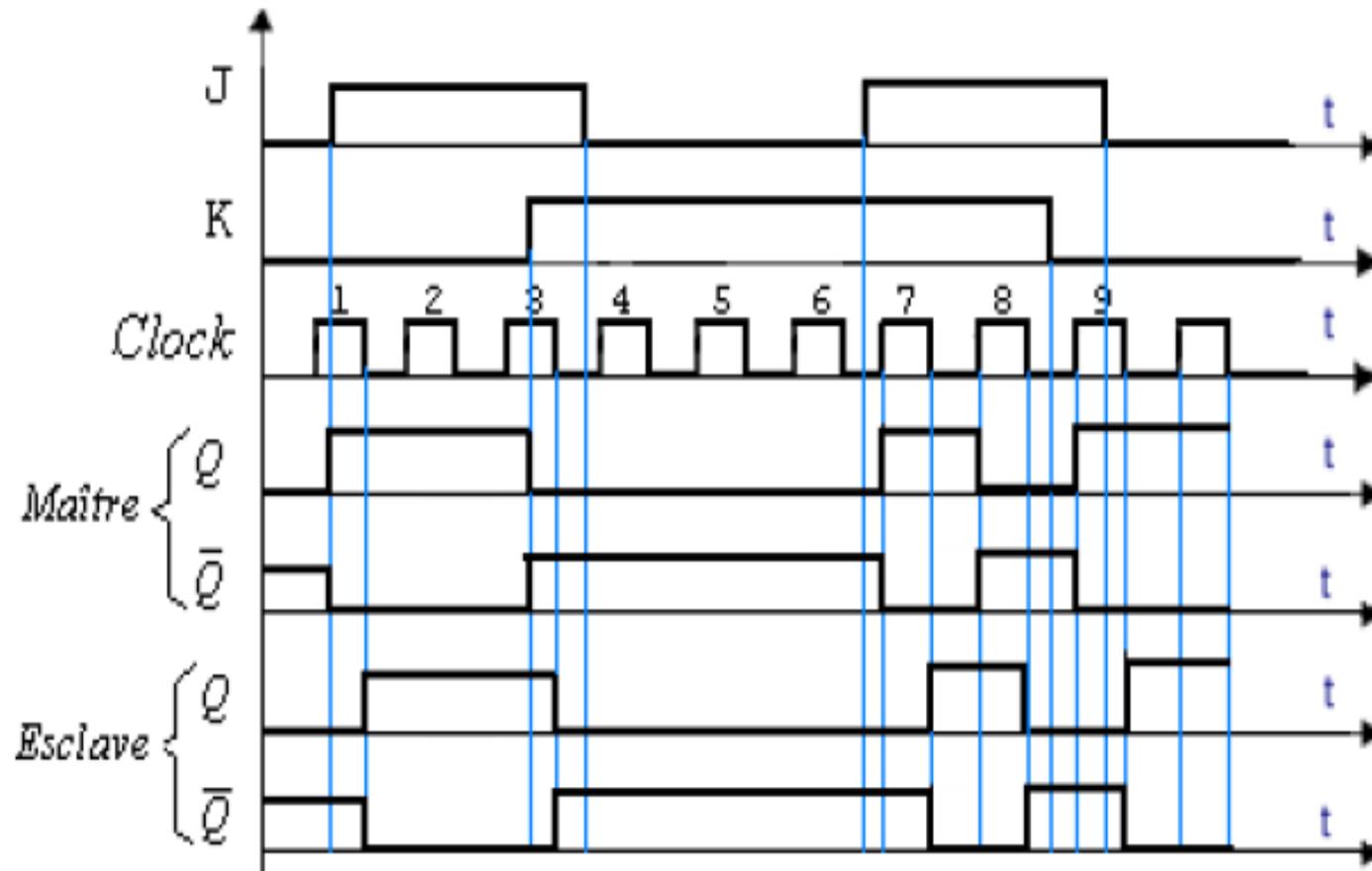


la table de vérité

le symbole

la table des transitions

Exemple de chronogrammes de la bascule J-K.



Juste avant le premier front actif de l'horloge, les entrées J et K sont à 0 . Donc lors de ce front, la bascule ne commute pas et la sortie Q reste dans l'état où elle se trouve, c'est-à-dire ici l'état 0 .

Avant l'application du premier front descendant de l'horloge, l'entrée J passe à l'état 1 . La sortie Q du maître passe donc à l'état 1 . Lorsque l'horloge revient à 0 l'esclave recopie l'état du maître ($Q_{\text{esclave}} = 1$).

Lors de la deuxième impulsion $Q=1, J=1$ et $K=0$; la bascule reste dans cet état.

Au troisième front montant de l'horloge, $J=1$ et $K=0$. La bascule qui était à l'état 1 reste

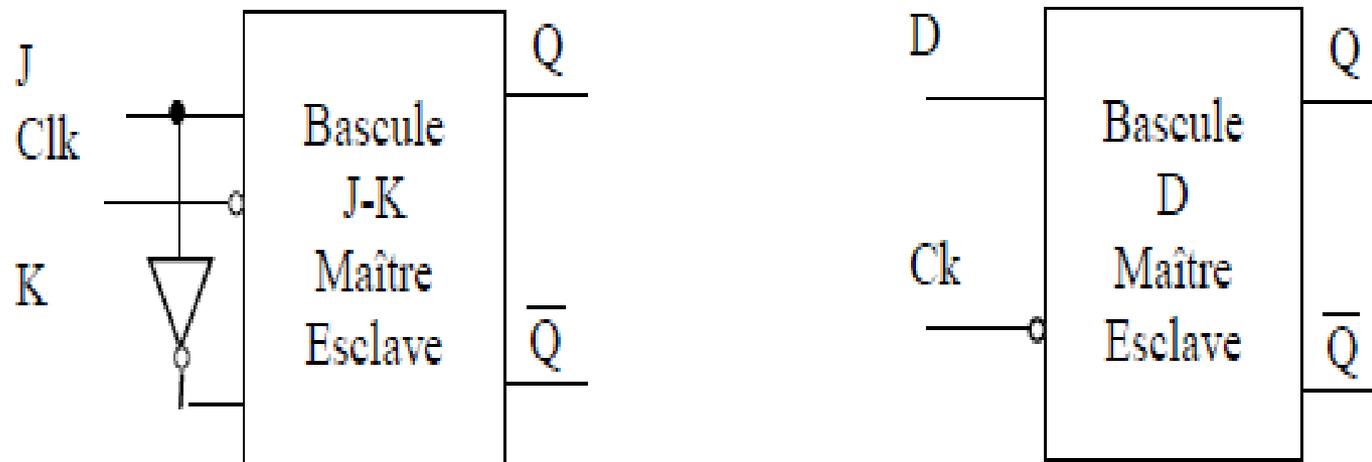
dans cet état. Au milieu de l'impulsion 3 $Q_{\text{maître}}=1, J=1, K=1$; la bascule change d'état. Elle était à 1, elle se met à 0. Lorsque H revient à 0 l'esclave recopie l'état du maître.

L'analyse des chronogrammes de la fig.27 montre que lorsqu'un ordre est appliqué à la bascule le maître l'exécute lors du passage de H de 0 à 1, l'esclave l'exécute lorsque H passe de 1 à 0.

Contrairement à la bascule "J-K" décrite précédemment, une majorité de bascules "J-K" sont sensibles aux fronts descendants (\downarrow) du signal d'horloge et non pas aux fronts montants (\uparrow).

BASCULE «D» SYNCHRONE MAÎTRE-ESCLAVE.

La bascule "D" Maître – Esclave est obtenue à partir d'une bascule "J – K" Maître – Esclave à laquelle on a ajouté un inverseur entre l'entrée J et l'entrée K de manière à avoir $K = \bar{J}$



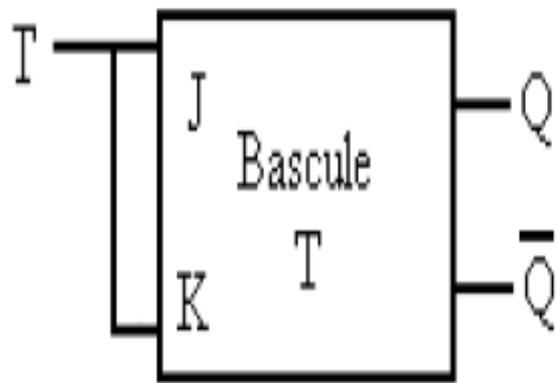
Bascule D Maître-Esclave.

BASCULE T (BASCULE DE TRIGGER OU TOOGLE)

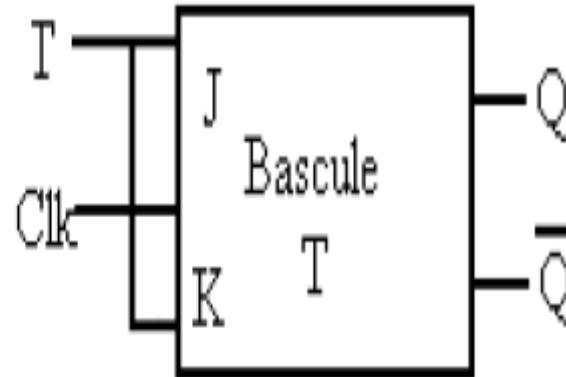
La sortie de la bascule T s'inverse pour chaque impulsion appliquée à l'entrée T. Il constitue un diviseur par deux puisque deux impulsions successives appliquées à l'entrée n'en fourniront qu'une à la sortie. C'est pourquoi on le qualifie de «**DIVISEUR BINAIRE**». Il peut être doté d'une entrée horloge qui peut le faire changer d'état à son rythme.

La bascule T s'obtient à partir de la bascule J-K en injectant le même signal dans les entrées J et K. Cette bascule peut être dotée d'une entrée Horloge.

Les chronogrammes de ces deux types de bascules

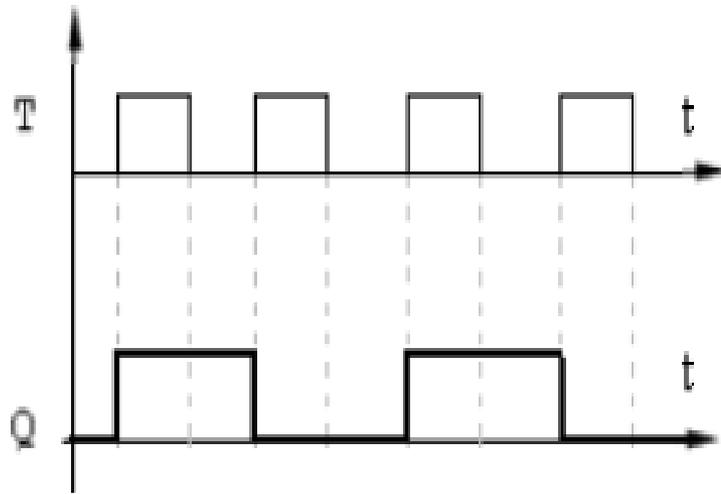


a) bascule T

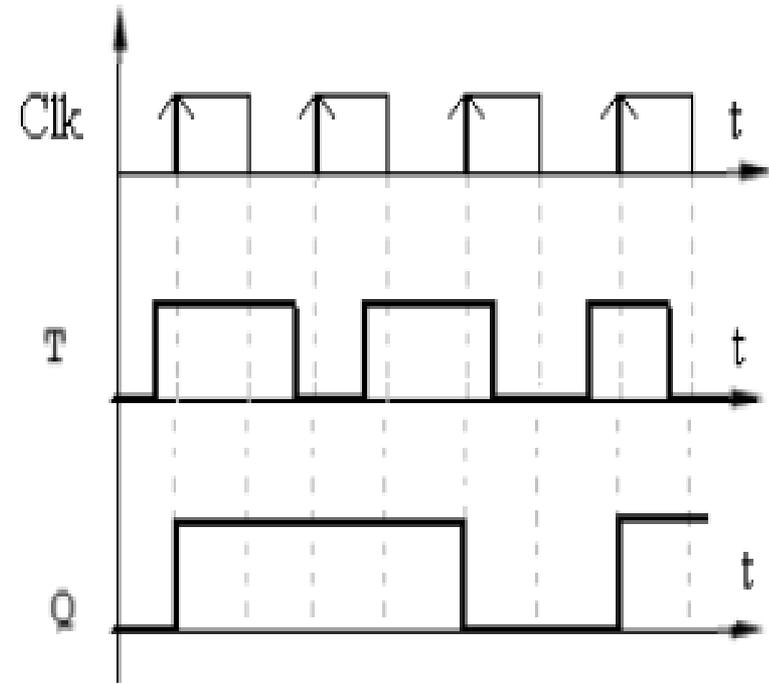


b) Bascule T synchrone

Bascule T.



la bascule T



la bascule T synchrone

FONCTIONS DES ENTREES PRESET ET CLEAR.

Il reste à ajouter aux schémas précédents des bascules "J-K" et "D" des entrées de remise à 0 et de remise à 1, appelées généralement **CLEAR** et **PRESET**. Celles-ci sont connectées comme le montre la **fig.36** qui représente donc le schéma d'une bascule **D MAÎTRE ESCLAVE** avec les entrées **CLEAR** et **PRESET**. Ces dernières sont **asynchrones** et agissent de façon **prioritaire**, c'est-à-dire, si on impose un niveau bas sur l'entrée **Preset** (ou **Clear**) la sortie normale (Q) de la bascule se met au niveau «**HAUT**» (ou niveau **BAS**) et restera dans cet état quelque soit les états des autres entrées.

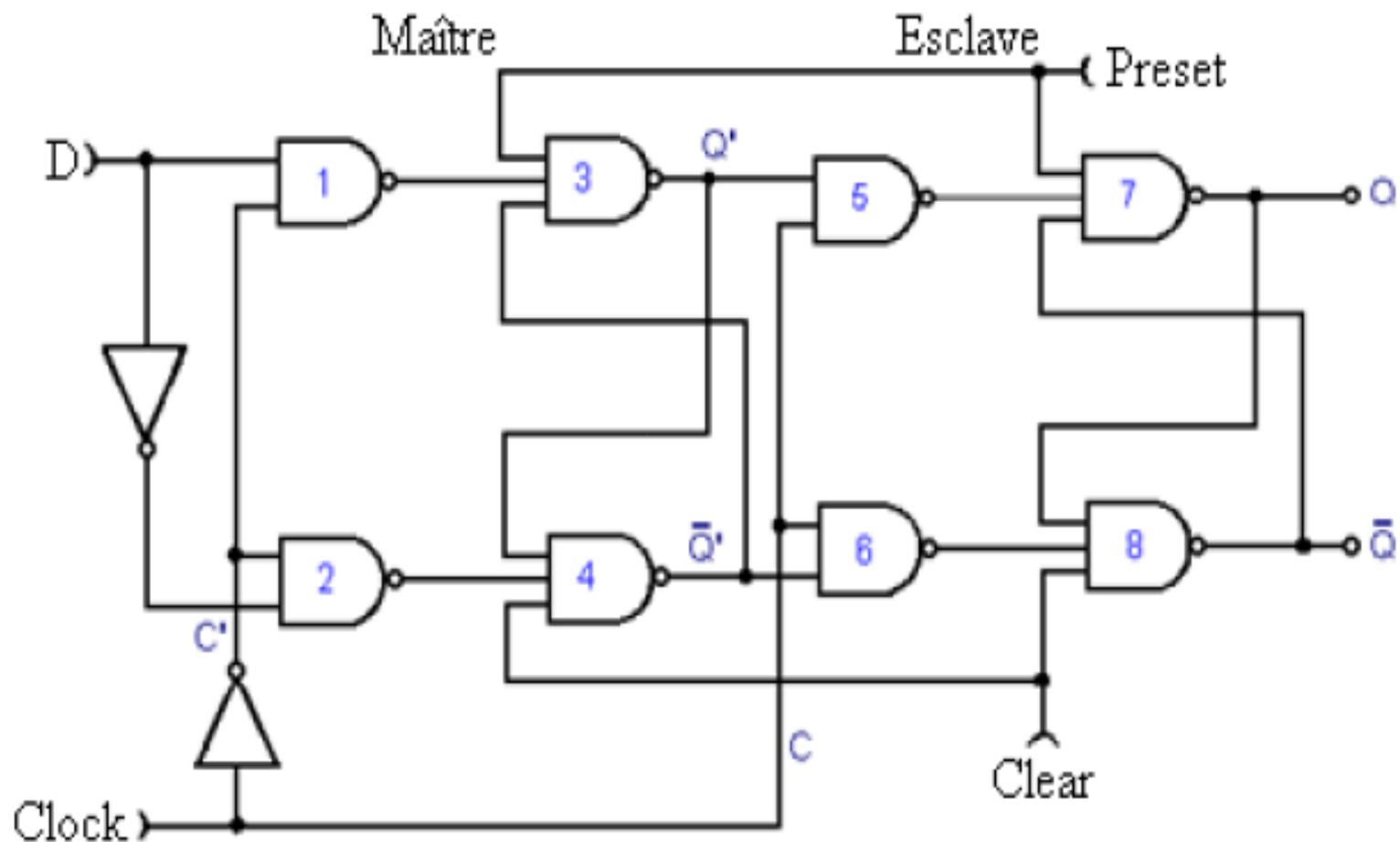


Fig.36. Schéma d'une bascule D avec ses entrées asynchrones.

F I N

LES BASCULES